

DOI: 10.19783/j.cnki.pspc.210459

电力系统合并单元测试仪测量误差检测校准装置 研制及性能分析

姚致清^{1,2}, 王朋飞³, 陈光华⁴, 张杨⁵, 穆小亮³, 庞涛³, 贺春³

(1. 许昌学院电气与机械工程学院, 河南 许昌 461000; 2. 河南省继电保护及自动化重点实验室, 河南 许昌 461000;
3. 许昌开普检测研究院股份有限公司, 河南 许昌 461000; 4. 珠海开普检测技术有限公司, 广东 珠海 519000;
5. 许昌开普电气研究院有限公司, 河南 许昌 461000)

摘要: 为推进智能变电站建设, 针对合并单元测试仪测量误差缺少验证手段导致的电力系统合并单元等关键二次设备应用和推广受影响的问题, 研制了一种针对合并单元测试仪测量误差开展检测校准的装置。首先, 分析现有方法弊端, 提出合并单元测试仪测量误差检测校准的整体思路, 明确设计方案。其次, 基于高精度硬件采集回路和高分辨率 ADC 同步采样技术, 实现模拟信号高精度采样和数字信号高精度输出, 解决了信号源的问题。最后, 基于精确时间戳技术和采样值校正算法, 实现 A/D 误差的高精度、宽量程模拟, 该误差可作为合并单元测试仪测量的基准误差。试验及工程验证结果表明, 新研制装置的采集输出、A/D 误差模拟和抗干扰能力满足标准要求和应用需求, 有效解决了合并单元测试仪测量误差无法检测校准的行业难题, 填补空白, 提高了检测校准能力和效率。
关键词: 电力系统; 合并单元测试仪; 幅值误差; 相位误差; 误差设定

Development and performance analysis of a measurement error test and calibration device for a merging unit tester in a power system

YAO Zhiqing^{1,2}, WANG Pengfei³, CHEN Guanghua⁴, ZHANG Yang⁵, MU Xiaoliang³, PANG Tao³, HE Chun³

(1. School of Electrical and Mechanical Engineering, Xuchang University, Xuchang 461000, China; 2. Henan Key Laboratory of Relay Protection and Automation, Xuchang 461000, China; 3. Xuchang Ketop Testing Research Institute Co., Ltd., Xuchang 461000, China; 4. Zhuhai Ketop Testing Technology Co., Ltd., Zhuhai 519000, China;
5. Xuchang KETOP Electrical Research Institute Co., Ltd., Xuchang 461000, China)

Abstract: There is a problem that the application and popularization of key secondary equipment such as a power system merging unit are affected by the lack of verification means for the measurement error of a merging unit tester. Thus a device for testing and calibrating such measurement error is developed. This is an important step in the promotion of intelligent substation construction. First, the disadvantages of the existing methods are analyzed. Then the overall idea of the measurement error test and calibration for the merging unit tester is proposed, and the design scheme is clarified. Secondly, based on a high-precision hardware acquisition loop and high-resolution ADC synchronous sampling technology, high-precision sampling of analog signal and high-precision output of the digital signal are realized to solve the problem of signal source. Finally, based on accurate timestamp technology and a sampling value correction algorithm, the high-precision and wide-range simulation of A/D error are realized as the reference error measured by the merging unit tester. Test and engineering verification results show that the acquisition output, A/D error simulation and anti-interference ability of the newly developed device meet the standard and application requirements, effectively solve the industry problem outlined above, and fill a gap, and improve test and calibration ability and efficiency.

This work is supported by the National Natural Science Foundation of China (No. U1804252).

Key words: power system; merging unit tester; amplitude error; phase error; error setting

0 引言

随着智能变电站的发展, 模拟量输入式合并单

元得到大量应用, 其负责接入电力系统一次设备输出的模拟量, 经合并转换输出 SV 数字量给电力系统二次设备^[1-3]。为对模拟量输入式合并单元开展精度测试, 验证其 A/D 转换误差, 市场上出现了很多合并单元测试仪。合并单元测试仪具备模拟量和 SV

数字量采集能力,可计算模拟量与 SV 数字量之间的误差(包括幅值误差和相位误差)。为确保合并单元测试仪的幅值误差及相位误差测量精度满足标准和应用要求,需针对其测量误差的精度进行检测校准。

目前,由于缺少专业设备,检测机构需要借助多种仪器搭建复杂系统,才能间接完成合并单元测试仪测量精度验证^[4-5]。但是,现有方法无法进行直接验证和全量程验证,且误差源多、精度低,不满足需求。因此,有必要研制专业测试设备,减少误差源,提高测试能力和效率,助力行业高效开展合并单元测试仪质量验证工作。

1 现状分析

目前,电力行业内缺少有效的方法和系统完成该项测试。现有的方法一般从两个方面进行测试: 1) 针对合并单元测试仪的模拟量采集和数字量采集单独进行测试,验证采集精度,具体方法如图 1 所示^[6-7]; 2) 利用多种合并单元测试仪进行比对试验,通过数理统计和分析,确定测量误差是否满足精度要求,具体方法如图 2 所示。

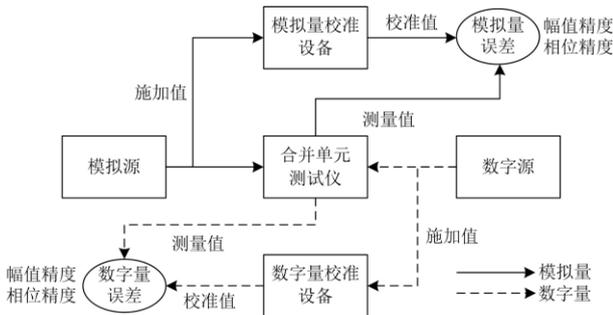


图 1 合并单元测试仪模拟量、数字量精度测试图

Fig. 1 Diagram of analog and digital precision test of merging unit tester

现有检测方法 1 具有以下弊端: 只能对模拟量采集和数字量采集的精度进行校准,无法计算和验证合并单元测试仪测量误差的精度。

现有检测方法 2 具有以下弊端: (1) 比对试验需要多种合并单元测试仪,搭建比对试验系统的难度大; (2) 比对试验需要利用合并单元,但每台合并单元本身的 A/D 转换精度是相对固定的,合并单元测试仪不能全量程范围获得幅值误差和相位误差的测量结果; (3) 比对试验使用的合并单元,受自身性能限制, A/D 转换精度低(幅值误差 $\leq 0.2\%$,相位误差 ≤ 10 分)、波动大,各合并单元测试仪的测量误差会受到波动影响,增大分析难度,降低分析精度; (4) 比对试验是一种间接的方法,不能直接验证合并

单元测试仪幅值误差和相位误差的计算精度^[8-10]。

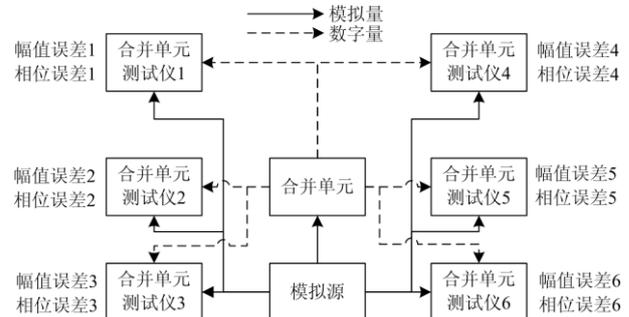


图 2 合并单元测试仪测量误差比对试验图

Fig. 2 Diagram of measurement error comparison of merging unit tester

2 系统设计

目前市场上没有专用的合并单元测试仪检测校准装置(简称:检测校准装置),也没有相关技术规范,因此,在进行系统设计时参考了数字化继电保护试验装置的要求^[11-14]。同时,在功能性能指标上,参考了合并单元测试设备相关标准的规定^[15-16]。

2.1 系统框架

合并单元测试仪测量误差检测校准系统框架如图 3 所示,包括合并单元测试仪检测校准装置、合并单元测试仪、GPS 时钟源和标准模拟源。

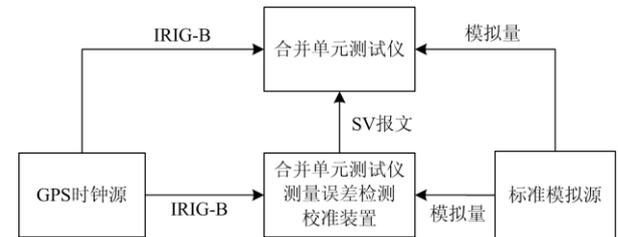


图 3 合并单元测试仪测量误差校准系统框架

Fig. 3 Measurement error calibration system framework of merging unit tester

标准模拟源为整个系统提供标准模拟量(具备模拟量输出能力的合并单元测试仪,可以扮演标准模拟源的角色),检测校准装置负责将接收到的模拟量转换为数字量,设定模拟量和数字量之间的误差,并发送给合并单元测试仪,合并单元测试仪计算模拟量和数字量之间的幅值误差和相位误差^[17-18],显示计算结果。通过比较合并单元测试仪的计算误差与检测校准装置设定误差的差值,获得合并单元测试仪的测量误差。

2.2 硬件设计

检测校准装置硬件结构如图 4 所示,主要包括

高性能中央处理器、时钟与同步板卡、模拟量采集板卡、光通信板卡以及后台通信板卡。

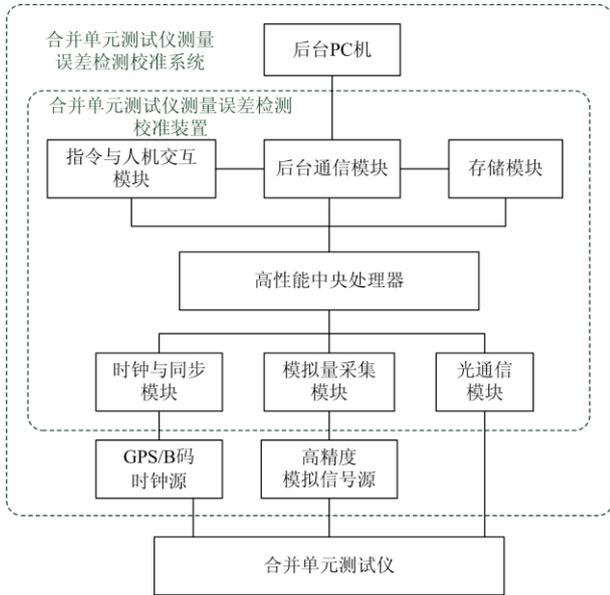


图4 硬件设计图
Fig. 4 Hardware design

高性能中央处理器主要是对模拟量采集板卡、光通信板卡、时钟与同步板卡以及后台通信板卡进行管理。模拟量采集板卡采集来自高精度模拟信号源的电压和电流信号。光通信板卡主要用于接收或发送数字信号至合并单元测试仪，支持多路光串口和以太网通信，并且配备千兆以太网汇聚口以便满足扩展应用需要。时钟与同步板卡进行时间管理与数据同步处理，可以接收外部提供的B码时钟源，同时亦可输出B码时钟给合并单元测试仪^[19-20]。后台通信板卡采用以太网与后台机通信，负责指令接收、配置下装和测试数据上送。

2.3 软件设计

检测校准装置的软件采用模块化设计，模块之间相互独立，通过消息机制进行数据交互，软件框架如图5所示，主要包括人机界面模块、配置模块、模拟量采集模块、数据处理模块、报文组包模块和报文发送模块。

模拟量采集模块采集模拟量数据，将数据和采样时刻写入缓冲区。配置模块配置SV数字量输出的采样率、插值方式、通道、幅值、相位等信息，设定模拟量和数字量之间的基准误差^[21]。数据处理模块根据配置信息进行模拟量采样数据处理，按照配置的插值脉冲和延时检索缓存区，选取插值用原始数据，完成数据的插值处理，并将数据送给报文组包模块。报文组包模块根据配置的SV报文参数

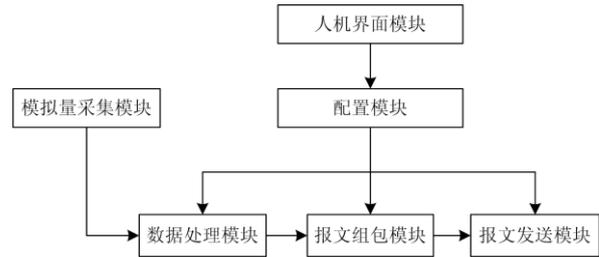


图5 软件设计图
Fig. 5 Software design

信息，读取插值后的数据，完成SV报文组包，发送给报文发送模块。报文发送模块按照配置采样率、采样延时、模拟量与数字量之间的基准误差等信息，计算报文发送时刻，并在指定光口完成SV报文的精确发送。人机界面模块负责配置下装。

2.4 检测校准流程

检测校准装置的检测校准流程如图6所示，启动检测校准装置和控制软件，根据幅值和相位误差设定需求进行参数配置操作。

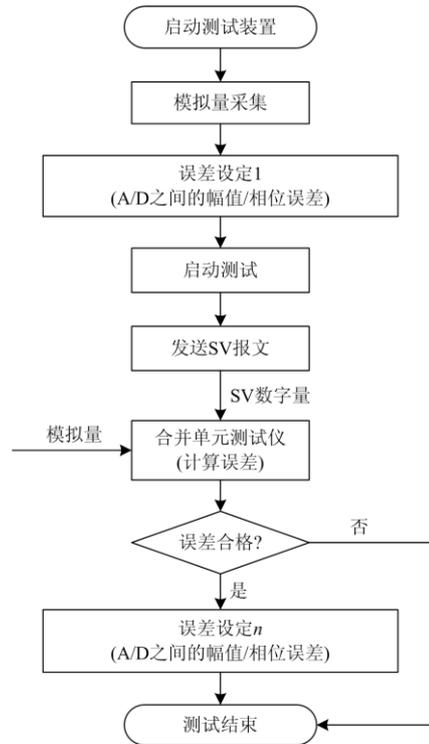


图6 检测校准流程图
Fig. 6 Flow chart of test and calibration

启动检测校准装置，根据项目设计按既定顺序设定A/D之间各幅值和相位误差。在合并单元测试仪计算出A/D之间的幅值和相位误差后，与设定误差进行比对。

3 关键技术

3.1 0.05 级模拟量采集

为了提高模拟量采集精度和采样率，检测校准装置模拟量采集模块在硬件上采用检流电阻、分压电阻和高分辨率 ADC，并通过 FPGA 逻辑控制数据采集，使得模拟量采集的精度达到了 0.05%。模拟量采集模块如图 7 所示。

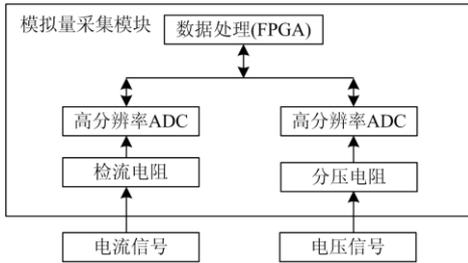


图 7 模拟量采集图

Fig. 7 Diagram of analog acquisition

标准模拟源施加电流/电压，模拟采集模块通过高精度低温漂检流电阻将施加的电流变为小电压信号；利用高精度分压电阻将施加的电压转换为小电压信号。以上小电压信号经过增益、滤波后进入高分辨率 ADC 同步采样环节，转换为二进制数字信号，送给 FPGA 进行处理^[22-23]。

模拟量采集模块中的 FPGA 逻辑部分驱动多片 ADC 同步采集，并将采样数据实时传输给数据处理模块。

3.2 幅值误差设定

检测校准装置采集标准模拟源数据，经数据处理后输出 SV/FT3 数字报文。其中幅值处理包含幅值校正和误差调整，幅值校正完成正常数字报文数据幅值调整，幅值误差调整完成误差检测要求的调整控制。

数字报文中各通道可以独立或同时进行幅值校正和误差调整，幅值校正和误差调整示意图如图 8 所示。

1) 根据幅值设置和硬件调整的参数设置，确定各个通道的标准幅值系数。

2) 根据配置的误差调整，计算相应通道总的幅值系数。如图 8 所示，CH₀、CH₂、CH₅ 等通道为标准幅值，CH₁ 按照配置的 CH₁ 的幅值放大误差变化及标准幅值系数生产总系数进行幅值变换，CH₃ 按照配置的 CH₃ 的幅值缩小误差变化及标准幅值系数生产总系数进行幅值变换，误差变化可以放大或缩小，其他通道类同。

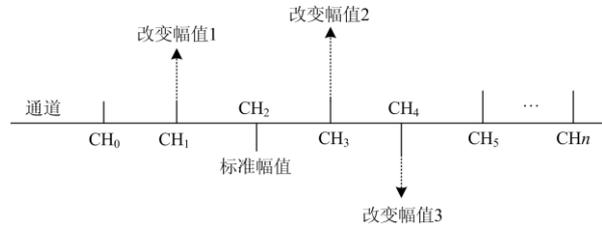


图 8 幅值校正/误差调整图

Fig. 8 Diagram of amplitude calibration/error adjustment

3) 数据处理模块中的通道插值逻辑根据幅值系数计算各通道相应幅值。

检测校准装置各通道插值逻辑可根据实际需求选择线性插值或拉格朗日插值^[24-25]。

3.3 相位误差设定

检测校准装置数据处理模块中的相位处理包含相位校正和误差调整，相位校正完成正常数字报文数据相位调整，相位误差调整完成误差检测要求的调整控制。

数字报文中各通道可以独立或同时进行相位校正和误差调整，相位的校正和误差调整通过原始数据时标以及插值时标计算完成。相位校正和误差调整示意图如图 9 所示。

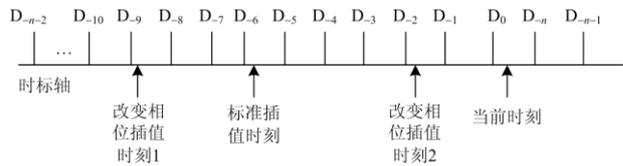


图 9 相位校正/误差调整图

Fig. 9 Diagram of phase calibration/error adjustment

1) 将高精度时标和相应采样数据同步写入缓存区。D₀~D_{-n} 表示已经写入缓存区的有效数据。

2) 根据配置的合并单元绝对延时参数和硬件延时调整参数，确定合并单元插值时刻的时标，即为标准插值时刻。

3) 根据标准插值时刻和配置的相位误差调整，计算相应通道自身的插值时刻。相位误差调整可以超前标准时刻，也可以滞后标准时刻。

4) 根据计算出的各通道自身的插值时刻，数据处理插值逻辑实现各通道相位要求。

4 试验与验证

本文从两个方面对检测校准装置进行验证：

(1) 借助校准体系和方法对检测校准装置的信号输出和误差设定的精度进行验证；(2) 通过工程应用验证装置功能和性能的有效性。

检测校准装置的精度直接决定测试结果的准确性, 本文搭建如图 10 所示的系统, 对检测校准装置的信号输出和误差设定等精度指标进行验证。验证系统包括检测校准装置、GPS、标准模拟源和网络报文记录分析装置。

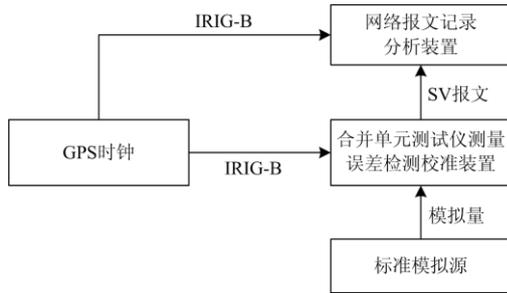


图 10 检测校准装置精度验证结构图

Fig. 10 Diagram of calibration device accuracy verification structure

4.1 模拟量采集精度验证

采用图 10 所示的系统对模拟量采集精度进行验证, 通过高精度的模拟源(电压、电流幅值输出误差 $\leq 0.01\%$ 设定值, 相位输出误差 $\leq 0.002^\circ$)向检测校准装置输入标准模拟量信号, 在检测校准装置后台软件上读取模拟量采集数据, 共进行 10 次试验, 结果如表 1 和表 2 所示。

表 1 模拟量采集精度-幅值

Table 1 Analog acquisition accuracy-amplitude

施加值/A	采集均值/A	差值/A	采集标准差	结论
0.500 0	0.499 9	0.000 1	0.000 1	合格
2.000 0	1.999 3	0.000 7	0.000 2	合格
5.000 0	4.998 8	0.001 2	0.000 2	合格
10.000 0	9.998 6	0.001 4	0.000 3	合格
施加值/V	采集均值/V	差值/V	采集标准差	结论
5.000 0	4.998 9	0.001 1	0.000 2	合格
57.740 0	57.733 4	0.006 6	0.001 4	合格
115.000 0	114.981 6	0.018 4	0.001 0	合格

表 2 模拟量采集精度-相位

Table 2 Analog acquisition accuracy-phase

施加值/($^\circ$)	采集均值/($^\circ$)	差值	采集标准差	结论
0	0.000 2	0.000 2	0.000 4	合格
120	119.999 9	0.000 1	0.001 0	合格
-120	-120.000 5	0.000 5	0.000 7	合格
60	60.000 4	0.000 4	0.000 5	合格
-60	-60.000 4	0.000 4	0.000 7	合格
180	179.999 8	0.000 2	0.000 8	合格

表 1 和表 2 中的采集均值为 10 次试验采集值的平均值, 差值为采集均值与高精度模拟源输出设定

值之间的绝对差值, 采集标准差是以 10 次试验采集值为样本的标准差。试验数据表明, 在检测校准装置的量程内, 由采集均值和采集标准差所表征的电压、电流采集精度符合 $\pm 0.05\%$ 的指标, 相位采集精度误差小于 0.005° , 故判定结论为合格。

4.2 数字量输出精度验证

如图 10 所示, 在检测校准装置后台软件上设定数字量输出, 通过网络报文记录分析装置(电压幅值误差 ≤ 0.001 V、电流幅值误差 ≤ 0.001 A、相位误差 $\leq 0.005^\circ$)接收并分析数字量的误差, 共进行 10 次试验, 结果如表 3 和表 4 所示。

表 3 数字量输出精度-幅值

Table 3 Digital output accuracy-amplitude

设定值/A	输出均值/A	差值/A	输出标准差	结论
0.100	0.100	0.000	0	合格
1.000	1.000	0.000	0	合格
5.000	5.000	0.000	0	合格
10.000	10.000	0.000	0	合格

设定值/V	输出均值/V	差值/V	输出标准差	结论
5.000	5.000	0.000	0	合格
45.000	45.000	0.000	0	合格
100.000	100.000	0.000	0	合格

表 4 数字量输出精度-相位

Table 4 Digital output accuracy-phase

设定值/($^\circ$)	输出均值/($^\circ$)	差值/($^\circ$)	输出标准差	结论
0.000	0.000	0.000	0	合格
-120.000	-120.000	0.000	0	合格
120.000	120.000	0.000	0	合格
60.000	60.000	0.000	0	合格
-60.000	-60.000	0.000	0	合格
180.000	180.000	0.000	0	合格

表 3 和表 4 的试验数据表明, 检测校准装置 10 次试验的数字量输出平均值与设定输出值一致, 差值为 0, 且在试验样本内未出现数据波动, 10 个试验输出值的标准差为 0。这与数字量所固有的稳定特性是一致的。同时也验证了检测校准装置的数字量电压、电流输出精度符合 $\pm 0.05\%$ 的指标, 数字量相位符合 $\pm 0.005^\circ$ 的指标, 故判定结论为合格。

4.3 A/D 误差设定精度验证

依据《NB/T 42087-2016 合并单元测试设备技术规范》的规定, 合并单元测试仪的测量误差精度为 0.1 级(幅值误差测量精度 $\leq 0.1\%$, 相位误差测量精度 $\leq 5'$)。因此, 检测校准装置的设计指标为幅值误差设定精度 $\leq 0.05\%$, 相位误差设定精度 $\leq 0.5'$ 。

1) 幅值误差设定精度验证

如图 10 所示, 标准模拟源(电压、电流输出精

度 $\leq 0.01\%$ 设定值)给检测校准装置施加单相模拟量,检测校准装置在采集模拟后,输出SV数字量接入网络报文记录分析装置,解析数字量的幅值信息。验证时,在检测校准装置上设定A/D间的幅值误差,通过网络报文记录分析装置查看幅值变化并记录,共进行10次试验,以10次试验的平均值作为幅值误差验证结果。验证结果如表5所示,调整幅值之后的输出值减去调整幅值之前的输出值,得到实际的幅值误差。实际幅值误差与设定幅值误差作差,得到幅值误差设定的误差(以 $\pm 0.05\%$ 为合格判定指标)。

2) 相位误差设定精度验证

如图10所示,标准模拟源给检测校准装置施加三相模拟量(初始为三相平衡角),检测校准装置在采集模拟后,输出SV数字量接入网络报文记录分析装置,解析数字量的相位信息。在检测校准装置上针对某一相进行相位调整,通过网络报文记录分析装置查看三相的相位变化并记录,共进行10次记录,以10次记录数据的平均值进行相位误差验证。验证结果如表6所示,调整相位之后的相位差减去调整相位之前的相位差,得到实测相位误差。实测相位误差与设定相位误差作差,得到相位误差设定的误差($\leq 0.5'$)。

表5 幅值误差设定精度

Table 5 Amplitude error setting accuracy

施加值	调整前输出均值	设定幅值误差/%	调整后输出均值	实测幅值误差/%	幅值误差设定误差/%	结论
1.000 A	1.000 A	0.1	1.001 A	0.10	0.00	合格
1.000 A	1.000 A	—	1.050 A	5.00	0.00	合格
1.000 A	1.000 A	50	1.500 A	50.00	0.00	合格
1.000 A	1.000 A	100	2.000 A	100.00	0.00	合格
57.735 V	57.735 V	0.1	57.792 V	0.11	0.01	合格
57.735 V	57.735 V	5	60.612 V	4.99	0.01	合格
57.735 V	57.735 V	50	86.585 V	49.98	0.02	合格
57.735 V	57.735 V	100	115.475 V	100.03	0.03	合格

表6 相位误差设定精度

Table 6 Phase error setting accuracy

相别	施加相位/(°)	未调整时的相位数据		设定相位 误差/(°)	调整后的相位数据		实测相位 误差/(°)	相位误差设 定误差/(')	结论
		输出相位/(°)	相位差/(°)		输出相位/(°)	相位差/(°)			
A	0	-178.415	-240.178	-0.1	65.117	119.723	-0.099	0.06	合格
B	-120	61.763	119.915	0	-54.606	-240.084	-0.001	0.06	合格
C	120	-58.152	120.263	0.1	185.478	120.361	0.098	0.12	合格
A	0	-178.415	-240.178	-1.0	168.152	118.822	-1.000	0.00	合格
B	-120	61.763	119.915	0	49.330	119.917	0.002	0.12	合格
C	120	-58.152	120.263	1.0	-70.587	-238.739	0.998	0.12	合格
A	0	-178.415	-240.178	5.0	158.863	124.822	5.000	0.00	合格
B	-120	61.763	119.915	-5.0	34.041	114.917	-4.998	0.12	合格
C	120	-58.152	120.263	0	-80.876	-239.739	-0.002	0.12	合格

注:表格中相位差的计算和显示顺序为AB、BC、CA。

4.4 抗干扰性验证

考虑到除实验室外,检测校准装置还应用于工业生产环境和变电站环境,本文参考《DL/T 1501-2016 数字化继电保护试验装置技术条件等测试设备技术规范》的要求,对检测校准装置开展电磁兼容试验,验证其抗干扰能力,试验要求和结果如表7所示。

4.5 工程应用验证

检测校准装置在合并单元测试仪的型式试验中得到了应用,满足应用需求,获得了制造企业和用户的认可。本文选取3种合并单元测试仪的测试结果进行汇总(测试系统结构见图3),如表8和表9所示。

工程验证证明,检测校准装置的模拟采集和误差设定等功能性能正常,设定误差被合并单元测试

仪正确接收并测量, 测量结果符合期望。检测校准装置合并单元测试仪测量误差检测校准能力满足实际应用需求, 测试系统得到有效简化, 测试效率得到明显提高。

表 7 EMC 试验结果

Table 7 Result of EMC test

序号	试验项目	试验要求	试验结果
1	脉冲群干扰	严酷等级: 3 级	合格
2	静电放电干扰	严酷等级: 3 级	合格
3	辐射电磁场干扰	严酷等级: 3 级	合格
4	快速瞬变干扰	严酷等级: B 级	合格
5	传导发射限值	150 kHz~30 MHz 内传导 发射值不超过标准要求	合格
6	辐射发射限值	30 MHz~1 GHz 内辐射 发射值不超过标准要求	合格

表 8 幅值误差测量

Table 8 Amplitude measurement error

施加值/ A	设定误 差/%	合并单元测试仪测量误差/%			结果
		测试仪 1	测试仪 2	测试仪 3	
1.000	0.1	0.06	0.08	0.11	满足要求
1.000	0.5	0.49	0.59	0.53	满足要求
1.000	1	0.96	1.08	1.04	满足要求
1.000	5	4.96	5.08	5.04	满足要求
1.000	10	9.95	10.09	10.03	满足要求
1.000	50	49.93	50.12	50.06	满足要求
1.000	100	99.99	100.17	100.06	满足要求

表 9 相位误差测量

Table 9 Phase measurement error

施加值/ (°)	设定误 差/(°)	合并单元测试仪测量误差/(°)			结果
		测试仪 1	测试仪 2	测试仪 3	
0	-0.01	-0.92	-0.97	-0.09	满足要求
0	-0.05	-1.27	-1.42	-2.54	满足要求
0	-0.1	-5.67	-4.47	-5.51	满足要求
0	-0.5	-29.45	-28.38	-29.45	满足要求
0	-1	-59.45	-58.40	-59.51	满足要求
0	-5	-299.38	-298.42	-299.54	满足要求
0	-10	-599.57	-598.39	-599.58	满足要求

5 结语

本文研制的电力系统合并单元测试仪测量误差检测校准装置, 解决了合并单元测试仪测量误差缺少直接验证手段的难题, 为合并单元测试仪关键性能指标的有效验证提供了解决方案, 适用于制造厂家的研发测试和出厂测试, 也适用于电力用户和各级电科院的入网测试和到货全检等。

本文研制装置从系统复杂度、准确性和试验效

率方面与传统方法相比都有明显提高, 有利于推广合并单元测试仪在电力行业的深化应用, 进而促进智能变电站合并单元等智能二次设备的有效应用, 为建设智能变电站和智能电网提供测试工具支撑。

参考文献

- [1] 陈飞建, 吕元双, 樊国盛, 等. 基于信息融合的智能变电站继电保护设备自动测试系统[J]. 电力系统保护与控制, 2020, 48(5): 158-163.
CHEN Feijian, LÜ Yuanshuang, FAN Guosheng, et al. Automatic test system of relay protection device for smart substation based on information fusion technology[J]. Power System Protection and Control, 2020, 48(5): 158-163.
- [2] 宋晓帆, 樊庆玲. 模块化智能变电站智能组件与一次设备集成方案研究[J]. 集成电路应用, 2019, 36(9): 76-77.
SONG Xiaofan, FAN Qingling. Research on modular intelligent substation intelligent component and primary equipment integration scheme[J]. Integrated Circuit Application, 2019, 36(9): 76-77.
- [3] BO Z Q, LIN X N, WANG Q P, et al. Developments of power system protection and control[J]. Protection and Control of Modern Power Systems, 2016, 1(1): 1-8.
- [4] 崔玉, 朱继红, 曹海欧, 等. 合并单元数据可靠性提升方案研究与应用[J]. 电力系统保护与控制, 2021, 49(2): 160-165.
CUI Yu, ZHU Jihong, CAO Haiou, et al. Research and application of a reliability improvement scheme for merging unit data[J]. Power System Protection and Control, 2021, 49(2): 160-165.
- [5] 李英明, 郑拓夫, 周水斌, 等. 一种智能变电站合并单元关键环节的实现方法[J]. 电力系统自动化, 2013, 37(11): 93-98.
LI Yingming, ZHENG Tuofu, ZHOU Shuibin, et al. A realization solution of key links for merging unit in smart substation[J]. Automation of Electric Power Systems, 2013, 37(11): 93-98.
- [6] 欧阳帆, 朱维钧, 陈宏, 等. 变电站合并单元测试设备校验系统及其实现[J]. 电力系统自动化, 2017, 41(19): 95-99.
OUYANG Fan, ZHU Weijun, CHEN Hong, et al. Calibration system for substation merging unit test equipment and its implementation[J]. Automation of Electric Power Systems, 2017, 41(19): 95-99.
- [7] 马凯, 汪溢, 黄曙, 等. 基于常规采样的合并单元可靠性分析[J]. 广东电力, 2017, 30(11): 67-71.
MA Kai, WANG Yi, HUANG Shu, et al. Analysis on reliability of merging unit based on conventional sampling[J]. Guangdong Electric Power, 2017, 30(11): 67-71.
- [8] 唐志军. 基于 PI 的合并单元同步校准实用技术[J]. 电力系统保护与控制, 2018, 46(16): 165-170.

TANG Zhijun. Practical technology of synchronization calibration based on PI for merging unit[J]. Power System Protection and Control, 2018, 46(16): 165-170.

[9] TELUKUNTA V, PRADHAN J, AGRAWAL A, et al. Protection challenges under bulk penetration of renewable energy resources in power systems: a review[J]. CSEE Journal of Power and Energy Systems, 2017, 3(4): 365-379.

[10] 张冉. 智能变电站合并单元性能测试研究[D]. 重庆: 重庆大学, 2012.

ZHANG Ran. Study on the performance test of the merging unit in the smart substation[D]. Chongqing: Chongqing University, 2012.

[11] GONG Xiao, LÜ Hang, LIU Dongchao, et al. Research on new protection and control system scheme in smart substation using on-site module[C] // International Seminar of Purple Mountain Forum Academic Forum, 2019, Beijing, China: 485-495.

[12] 张晓莉, 刘慧海, 李俊庆, 等. 智能变电站继电保护自动测试平台[J]. 电力系统自动化, 2015, 39(18): 120-125.

ZHANG Xiaoli, LIU Huihai, LI Junqing, et al. Automatic test platform in smart substation for relay protection[J]. Automation of Electric Power Systems, 2015, 39(18): 120-125.

[13] 国家能源局. 数字化继电保护试验装置技术条: DL/T 1501—2016[S]. 北京: 中国电力出版社, 2016.

[14] 国家能源局. 合并单元测试设备技术规范: NB/T 42087—2016[S]. 北京: 新华出版社, 2016.

[15] 国家能源局. 合并单元技术条件: DL/T 282—2018[S]. 北京: 中国电力出版社, 2018.

[16] 国家电网公司. 模拟量输入式合并单元检测规范: Q/GDW 11015—2013[S]. 北京: 中国电力出版社, 2013.

[17] 黄潇贻, 朱欣荣, 朱超, 等. 符合 IEC61850-9-2 标准的合并单元设计[J]. 中国电力, 2013, 46(10): 101-105.

HUANG Xiaoyi, ZHU Xinrong, ZHU Chao, et al. Design of merging unit based on IEC61850-9-2[J]. Electric Power, 2013, 46(10): 101-105.

[18] 黄其培, 匡彪, 李兴武. 基于 FPGA IEC61850-9-2 硬件解码器设计[J]. 电子设计工程, 2014(19): 38-42.

HUANG Qipei, KUANG Biao, LI Xingwu. Design of IEC61850-9-2 decoder based on FPGA[J]. Electronic Design Engineering, 2014(19): 38-42.

[19] 姜雷, 郑玉平, 艾淑云, 等. 基于合并单元装置的高精度时间同步技术方案[J]. 电力系统自动化, 2014, 38(14): 90-94.

JIANG Lei, ZHENG Yuping, AI Shuyun, et al. A highly accurate time synchronization technology scheme based on merging unit[J]. Automation of Electric Power Systems, 2014, 38(14): 90-94.

[20] 周华良, 郑玉平, 姜雷, 等. 适用于合并单元的等间隔采样控制与同步方法[J]. 电力系统自动化, 2014, 38(23): 96-100.

ZHOU Hualiang, ZHENG Yuping, JIANG Lei, et al. An equal-interval sampling control and synchronization method for merging unit[J]. Automation of Electric Power Systems, 2014, 38(23): 96-100.

[21] 张强, 王海云, 王维庆. 一种新型组合优化谐波分析方法研究[J]. 电力系统保护与控制, 2020, 48(10): 156-163.

ZHANG Qiang, WANG Haiyun, WANG Weiqing. A new combined optimization harmonic analysis method[J]. Power System Protection and Control, 2020, 48(10): 156-163.

[22] LI Zirun, XU Jin, WANG Keyou, et al. FPGA-based real-time simulation for EV station with multiple high-frequency chargers based on C-EMTP algorithm[J]. Protection and Control of Modern Power Systems, 2020, 5(4): 283-293.

[23] 史皓然, 方春恩, 李伟, 等. 基于 FPGA 的合并单元数据传输编解码模块的研究[J]. 电器与能效管理技术, 2015(23): 23-27, 43.

SHI Haoran, FANG Chun'en, LI Wei, et al. Research of data transmission and code module in merging unit based on FPGA[J]. Apparatus and Energy Efficiency Management Technology, 2015(23): 23-27, 43.

[24] 黄冰, 陈婷, 姚宏昕. 基于 Lagrange 插直算法的合并单元校准方法[J]. 计算机工程与设计, 2011, 32(11): 3900-3903.

HUANG Bing, CHEN Ting, YAO Hongxin. Calibration method of merging unit based on Lagrange interpolation algorithm[J]. Computer Engineering and Design, 2011, 32(11): 3900-3903.

[25] 刘鹏, 须雷, 刘东超, 等. 合并单元插值滤波算法研究[J]. 电气技术, 2019, 20(6): 56-60, 110.

LIU Peng, XU Lei, LIU Dongchao, et al. Research on interpolation filter algorithm of merging unit[J]. Electronic Design Engineering, 2019, 20(6): 56-60, 110.

收稿日期: 2021-04-22; 修回日期: 2021-08-02

作者简介:

姚致清(1960—), 男, 博士, 教授级高级工程师, 主要研究方向为继电保护、自动化、新能源设备及系统等的测试技术及标准制定; E-mail: yaozhiqing@ketop.cn

王鹏飞(1988—), 男, 硕士, 主要研究方向为智能变电站自动化设备及系统、通信网络测试技术; E-mail: wangpengfei@ketop.cn

穆小亮(1988—), 男, 通信作者, 硕士, 主要研究方向为厂站自动化设备及系统、发电厂 AGC/AVC 系统、通信网络测试技术。E-mail: muxiaoliang@ketop.cn

(编辑 许威)