

基于 DSP Builder 的电压闪变测量的数字化设计

李杰^{1,2}, 王爱民¹, 董利科³

(1. 安阳师范学院, 河南 安阳 455000; 2. 中国科学院研究生院计算与通信工程学院, 北京 100039;
3. 河南新能光伏有限公司, 河南 安阳 455000)

摘要: 介绍了 IEC 推荐的电压闪变测量的工作原理, 利用基于 Simulink/DSP Builder 的数字信号处理的 FPGA 设计方法, 采用数字滤波的方式在 Simulink/DSP Builder 环境下设计了电压波动与闪变测量系统的数字模型, 并对该数字模型进行了系统功能和时序仿真。仿真结果表明: 该方法充分利用了 Matlab 软件系统建模的优势, 同时发挥了 FPGA 并行执行速度快、测量精度高的优点, 设计简洁、高效, 能够满足 IEC 推荐标准的电压波动和闪变测量系统的设计精度要求。

关键词: 电压闪变; 数字滤波; FPGA; DSP Builder; Matlab

Digital design of the DSP Builder-based voltage flicker measurement

LI Jie^{1,2}, WANG Ai-min¹, DONG Li-ke³

(1. Anyang Normal University, Anyang 455000, China; 2. College of Computing & Communication Engineering, Graduate University of the Chinese Academy of Sciences, Beijing 100039, China;
3. Henan Xinneng Photovoltaic Ltd, Anyang 455000, China)

Abstract: This paper introduces the principle of voltage flicker measurement of IEC standard. By adopting the Simulink/DSP Builder-based digital signal processing FPGA design method and digital filtering, a digital model of voltage fluctuation and flicker measurement system is designed in the environment of Simulink/DSP Builder. Furthermore, a hardware simulation is designed to test the validity of logic and time sequence. Simulation results indicate that the proposed method takes full advantage of Matlab and is accurate, speedy and high-efficient. It can satisfy the precision requirements of voltage fluctuation and flicker measurement system recommended by IEC standard.

Key words: voltage flicker; digital filter; FPGA; DSP Builder; Matlab

中图分类号: TM930.2 文献标识码: A 文章编号: 1674-3415(2010)19-0190-05

0 引言

电压波动为一系列电压变动或工频电压包络线的周期性变化。闪变是由于电网中电压波动所引起的灯光闪烁对人视觉产生刺激的反应^[1]。它不仅和电压波动的大小有关, 而且和其频率(即对工频电压的调幅频率)、照明灯具的性能以及人的主观视觉因素有关^[2]。

随着电力系统冲击性负荷的增加, 电压闪变已成为衡量电能质量的主要指标之一。为了抑制和治理电压闪变, 电网已经投入了一定的补偿设备。这些设备的研制和整定均需要准确详细的闪变参数, 以提供正确的治理决策, 因此对电压闪变实时监测, 即准确测量短时间闪变值 P_{st} , 长时间闪变值 P_{lt} 是治理电压闪变的基础^[3-4]。

国际电工委员会标准 IEC6100-4-15^[5] 和国标 GB1232622000^[6] 给出了完整的电压闪变测试系统结构框图, 以及有关反映人脑对频率选择特性的传递函数, 根据该框图可以设计符合 IEC 标准的闪变测试系统。然而 IEC 标准与我国国标对闪变测量只给出原理框图和设计规范, 对于具体实现方法则未定义。本文利用 Matlab/Simulink 中的 DSP Builder 工具箱对 IEC 推荐测量原理进行数字化仿真。仿真结果表明, 该方法充分利用 Matlab/Simulink 系统建模的优势, 同时能够发挥 FPGA 并行执行速度快、测量精度高的优点, 实验结果满足 IEC 推荐标准的精度要求。

1 IEC 推荐的电压闪变模拟测量方法

IEC6100-4-15 采用平方检测法测量电压闪变并

且对设计规范进行了详细说明,其原理框图如图 1 所示。

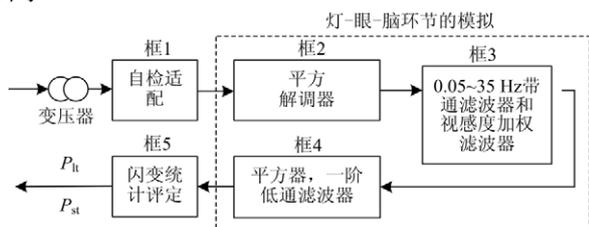


图1 IEC推荐电压闪变测量原理框图

Fig.1 Voltage flicker measurement diagram of IEC

电网电压可由一个稳定的工频电压作载波,迭加一个有规则或无规则的调幅波构成,调幅波可包含单个或多个频率分量。波动电压可以用一组复合振幅调制方程来表示^[7]:

$$v(t) = \sqrt{2}V_{\text{rms}} \left[1 + \sum \Delta V_n \sin(2\pi f_n t) \right] \times \sin(2\pi f_{\text{sys}} t)$$

式中: V_{rms} 为电网额定电压有效值; f_{sys} 为电网工频电压频率; f_n 为调幅电压波动频率; ΔV_n 为调幅波中频率为 f_n 的调幅波电压的调幅系数。

图1中平方解调器对应模拟灯的作用,从工频电压波动中解调出反映电压波动的调幅波。

0.05~35 Hz带通滤波器以及视感度加权滤波器模拟人眼的频率选择作用。

一阶0.05 Hz高通滤波器对应的传递函数为:

$$HP(s) = \frac{s/w}{1 + s/w}$$

其中,系数 $w=2\pi \cdot 0.05s^{-1}$ 。

六阶巴特沃斯35 Hz低通滤波器对应的传递函数为:

$$BW(s) = \left[1 + \sum_{i=1}^6 b_i \left(\frac{s}{w_c} \right)^i \right]^{-1}, \quad i=1,2,\dots$$

其中:系数 $w_c=2\pi 35s^{-1}$; $b_1=b_5=3.864$, $b_2=b_4=7.464$, $b_3=9.141$, $b_6=1$ 。

加权滤波器对应的传递函数为:

$$K(s) = \frac{K\omega_1 s}{s^2 + 2\lambda s + \omega_1^2} \times \frac{1 + \frac{s}{\omega_2}}{\left(1 + \frac{s}{\omega_3}\right) \left(1 + \frac{s}{\omega_4}\right)}$$

其中:系数 $K=1.74802$; $\lambda=2\pi \times 4.05981$; $\omega_1=2\pi \times 9.15494$; $\omega_2=2\pi \times 2.27979$; $\omega_3=2\pi \times 1.22535$; $\omega_4=2\pi \times 21.9$ 。实际上是用传递函数 $K(s)$ 逼近觉察率为50%的视觉度曲线。

平方及一阶低通滤波器模拟非线性的眼-脑觉察过程以及人脑的记忆效应,一阶低通滤波器对应的传递函数为:

$$LP(S) = \frac{1}{1 + S\tau}$$

其中,系数 $\tau=300\text{ ms}$ 。

将灯-眼-脑模拟环节输出的瞬时闪变视感度 $S(t)$ 进行恒速采样,分级计时,计算10 min内累积概率函数CPF,由CPF曲线获得短时间闪变值:

$$P_{\text{st}} = \sqrt{0.0314P_{0.1} + 0.0525P_1 + 0.0657P_3 + 0.28P_{10} + 0.08P_{50}}$$

式中: $P_{0.1}$ 、 P_1 、 P_3 、 P_{10} 和 P_{50} 分别为CPF曲线上等于0.1%、1%、3%、10%和50%时间的 $S(t)$ 值。

根据短时间闪变值,统计计算出2 h内的长时间闪变值 P_h :

$$P_h = \sqrt[3]{\frac{1}{12} \sum_{k=1}^{12} P_{\text{stk}}^3}$$

2 IEC推荐的电压闪变数字测量方法

上述讨论是基于IEC推荐电压闪变测量设计原理的模拟方式,其中各个环节的传递函数都是基于S域的,由于数字化测量时信号采样是离散的,所以在数字化测量设计时,需要将传递函数从S域向Z域变换,采用双线性变换法可以完成这一变换^[8]。双线性变换法的映射关系为:

$$s = \frac{2}{T} \times \frac{1 - Z^{-1}}{1 + Z^{-1}}$$

取采样频率为400 Hz,以视感度加权滤波器为例可得:

$$K(z) = \frac{\sum_{k=0}^4 b_k z^{-k}}{1 + \sum_{k=1}^4 a_k z^{-k}}$$

式中: $a_1=-3.548754$, $a_2=4.714548$, $a_3=-2.776010$, $a_4=0.610325$; $b_0=0.009351$, $b_1=0.000328$, $b_2=-0.000183$, $b_3=-0.000329$, $b_4=0.009022$ 。

根据电压闪变的测量算法,用数字滤波器来实现电压闪变的测量。本系统中采用的是并联型IIR滤波器。因为相对于FIR滤波器,满足幅度响应要求的IIR滤波器需要的阶数较少,结构简单、运算量小。并且并联型IIR滤波器具有运算速度快,各基本节的误差互不影响的特点。

3 电压闪变测量在DSP Builder中的仿真

DSP Builder是Altera公司推出的一个基于FPGA的数字信号处理开发工具,它提供了QuartusII软件和Matlab/Simulink工具之间的接口,是DSP系统体系的一项开创性解决方案。DSP Builder把系统

级（算法仿真建模）和RTL级（硬件实现）两个设计领域的设计工具连接起来，最大程度地发挥了这两种工具的优势。设计者可以专心在系统算法上研究，而不必对各模块具体的实现过程进行详细的了解，甚至不需要了解FPGA本身和硬件描述语言。只要对DSP Builder模块库中各模块的基本参数进行简单设置就可以实现复杂电子系统的设计。真正实现了电子系统设计的黑盒子化、积木化和简单化^[9]。

3.1 闪变源信号的构造

由于实验条件的限制，要从实际电网中采集到包含闪变源信号的电压波动信号是不现实的。所以首先要构造一个包含闪变成分的数字电压波动信号，即：在DSP Builder工具下，采用DDS技术构造一个幅度调制信号发生器（AM）来产生实验所需要的闪变源信号^[10]。

$$F = F_{dr} \cdot (1 + F_{am} \cdot m)$$

其中： F 是调制后的输出信号； F_{dr} 是载波信号； F_{am} 是调制信号； m 是调制度（ $0 < m < 1$ ）。 F_{dr} 和 F_{am} 都是有符号函数。

为了更直观清晰地观察分析AM调制信号的效果，现取载波信号幅值为1V、频率为50Hz；调制信号幅值为1V、频率为10Hz；调制度 $m=0.1$ 。则实验需要的包含闪变源信号的波动电压表达式即为：

$$F = \sin(2\pi \cdot 50t) (1 + 0.1 \sin(2\pi \cdot 10t))$$

在Simulink/DSP Builder工具下，构建AM调制电路模型图2所示。

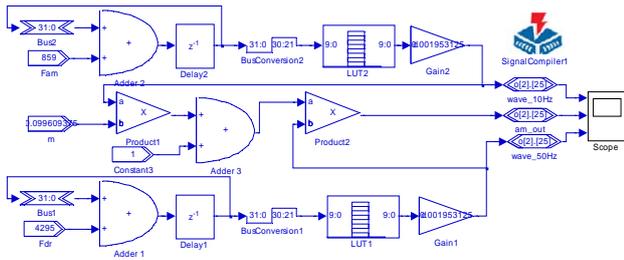


图2 AM模型

Fig.2 AM model

图2中： F_{am} 为输入的调制信号频率控制字； m 为调制度； F_{dr} 为载波信号频率控制字。

根据闪变测量系统要求，取精度为32位，则计算可得调制产生闪变源信号的分辨率为：0.012，能够满足系统要求的最低分辨率。AM仿真波形如图3所示。

从图3的Simulink仿真波形中可以看出，采用DDS技术产生的包含闪变源的电压波动信号能够满

足系统的精确要求，可以作为信号源，用于系统的整体测量上。

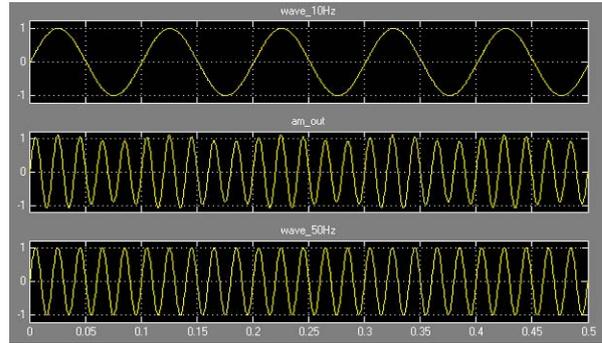


图3 AM调制信号的Simulink仿真波形

Fig.3 Simulink simulation wave of AM modulating signal

3.2 各滤波环节的数字化模型

闪变测量环节中主要包含四个滤波器，即：截止频率为0.05 Hz的一阶高通滤波器、截止频率为35 Hz的六阶巴特沃斯低通滤波器、视感度加权滤波器以及一阶平滑低通滤波器。限于篇幅，仅就视感度加权滤波器在Simulink/DSP Builder工具下构造出并联型IIR数字滤波器电路模型，其余三个滤波器的构造和其类似。

视感度加权滤波器的并联型IIR传递函数为：

$$H(z) = 0.0148 + \frac{0.1614 - 0.1484z^{-1}}{1 - 1.8615z^{-1} + 0.8808z^{-2}} + \frac{-0.1669 + 0.1630z^{-1}}{1 - 1.6873z^{-1} + 0.6929z^{-2}}$$

在Simulink/DSP Builder工具下构造视感度加权滤波器的IIR滤波器电路模型如图4所示。

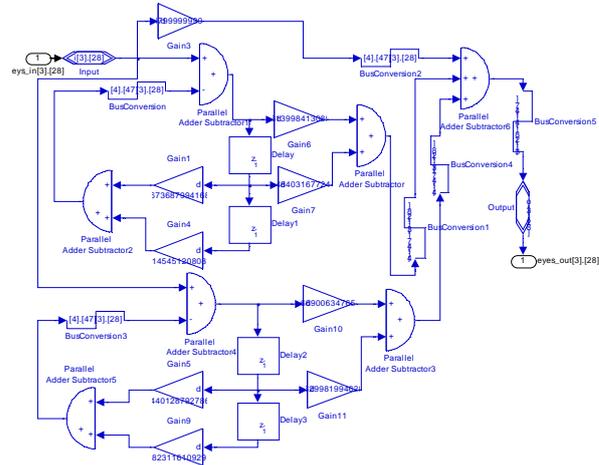


图4 视感度加权滤波器模型

Fig.4 Visual sensitivity weighting filter model

在这个并联型IIR数字滤波器中，总共使用了四个延时环节，九个增益模块，七个加法器。如果采用传统的普通数字信号处理器（DSP Processor）来实现，只能用串行的方式顺序地执行延时、乘加运算，不可能在一个数字信号处理器指令周期内完成。

但是如果采用FPGA来实现,就可以采用并行结构,在一个时钟周期内就可以得到一个滤波器的输出。

3.3 闪变测量系统的数字化仿真

采取层次化设计将这四个滤波模型整合成一个系统。便于系统的调试及排错。闪变测量系统的数字化仿真模型如图5所示。

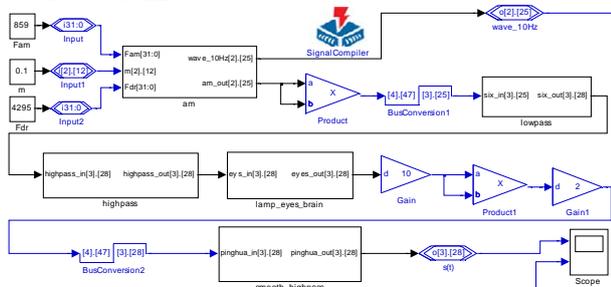


图5 闪变测量系统的数字化模型

Fig.5 Digital model of flicker measurement system

在图5中, am模块为信号源模块,产生包含闪变源的电压波动信号; lowpass模块、highpass模块、lamp_eyes_brain模块和smooth_highpass模块分别对应为截止频率为35 Hz的六阶巴特沃斯低通滤波器、截止频率为0.05 Hz的一阶高通滤波器、视感度加权滤波器和一阶平滑滤波器; Gain中设置为10,对应为电压波动分量(调制度取0.1)的倒数。

需要注意的是,必须进行有效的设置才可以让四个滤波环节识别为DSP Builder的子系统。

以视感度加权滤波为例,首先选中子系统模型lamp_eyes_brain,然后选择菜单“Edit”,点击“Edit Mask...”,在对话框中选择“Documentation”,选择页,设置“Mask type”为“SubSystem AlterablockSet”(子系统Altera模块集)。设置完毕后signalCompiler就可以对整个系统生成VHDL代码。每个子系统模块都产生一个VHDL文件,在上一级的VHDL文件中加以例化调用。

闪变测量系统的数字化仿真波形如图6所示。

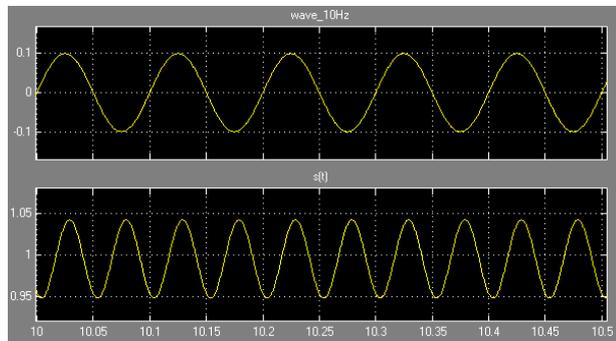


图6 闪变测量系统的数字化仿真波形

Fig.6 Digital simulation wave of flicker measurement system

从图6中可以看出,电压闪变测量系统的输出 $S(t)$ 与10 Hz调幅波频率呈现二倍关系,且 $S(t)$ 输出波形以“1”为中心轴线作小范围的波动。

4 电压闪变测量系统的硬件仿真

电压闪变测量系统仅进行系统算法仿真是不够的,仍需进行硬件仿真来验证设计逻辑和时序的正确性。利用Simulink/DSP Builder工具下的信号编译器SignalCompiler将Simulink/DSP Builder里的模型文件转化为VHDL代码,然后对其VHDL代码在ModelSim软件下进行RTL级的功能仿真,并且在Altera公司的FPGA设计工具QuartusII 6.0软件下进行电压闪变测量系统的时序仿真。

4.1 AM调制信号的功能与时序仿真

AM调制信号在ModelSim软件下的功能仿真波形以及在QuartusII软件下的时序仿真波形如图7所示。

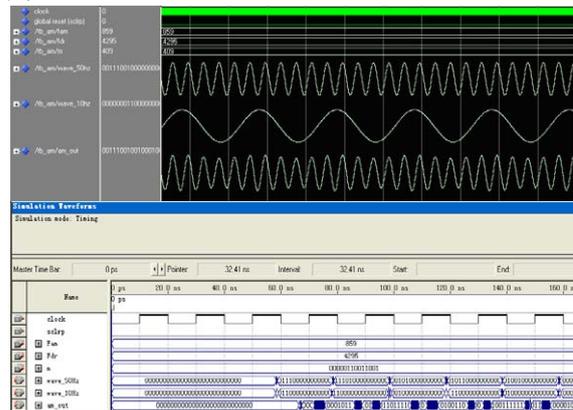


图7 AM调制信号的功能与时序仿真波形

Fig.7 Function and time sequence of AM modulating signal

调制度 m 的数值在图7中显示为409,而不是显示为0.1,这是因为在DSP Builder工具下定义 m 为浮点小数,其格式为[2].[12],即整数部分为两位,小数部分为12位。而FPGA内部使用的是定点小数,在转化为VHDL语言的时候,存在浮点小数转定点小数的问題。409转换为二进制后数值为00000110011001,而00000110011001的对应小数为0.099853515625,为12位的小数,可近似取值为0.1,其误差仅为0.146%,在系统接受的误差范围之内。

从图7中可以看出:三个输出信号(am_out、wave_10 Hz以及wave_50 Hz)较之输入信号已经有了延时;由于am_out输出信号是由wave_10 Hz以及wave_50 Hz这两个信号合成的,所以am_out输出信号和这两个输出信号之间有时间上的间隔,反映在模拟示波器上就是相位上的不一致,这在ModelSim

功能仿真波形中已经清晰地反应出来了。

4.2 电压闪变测量系统的功能与时序仿真

电压闪变测量系统在ModelSim软件下的功能仿真波形以及在QuartusII软件下的时序仿真波形如图8所示。

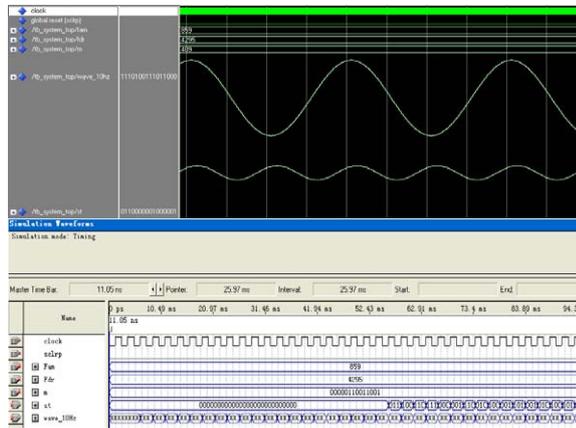


图8 电压闪变测量系统的功能与时序仿真波形

Fig.8 Function and time sequence of designed system

需要指出的是，为了减少器件引脚的使用以及缩短系统的编译时间，在AM调制模块的输出信号中删除了50 Hz载波的输出信号。

从图8中可以看出：系统输出信号 $S(t)$ 和 AM 调制模块输出信号 wave_10 Hz 较之输入信号已经有了延时；由于 $S(t)$ 是由 AM 调制模块以及闪变测量四个滤波器数字处理后的输出信号，所以 $S(t)$ 比 wave_10 Hz 开始输出数据的延时更长一些，大约在 55 ms 后才开始输出数据。

由于仿真时使用的是稳态干扰信号， $P_{0.1}=P_1=P_3=P_{10}=P_{50}=S(t)$ ，于是可得

$$P_{st} = \sqrt{0.5096S(t)} = 0.714\sqrt{S(t)}$$

故对于稳态干扰信号统计部分可以省去，用上述公式可以直接求出 P_{st} 以及 P_{It} 。

5 结论

基于 Simulink/DSP Builder 窗口化的数字信号处理的 FPGA 设计方案，设计简单、快捷高效，能够满足电压波动和闪变测量最初的系统设计要求，为进一步从事电压波动和闪变测量研究提供了一种全新的设计理念，具有一定的理论与现实意义。

参考文献

[1] 孙树勤. 电压波动与闪变[M]. 北京: 中国电力出版社, 1999.
SUN Shu-qin. Voltage fluctuations and flicker[M]. Beijing: China Electric Power Press, 1999.
[2] 卢迪平, 韩民晓, 黄志文. 电压闪变仪检测精度的研

究[J]. 电力设备, 2007, 8 (12): 27-30.
LU Di-ping, HAN Min-xiao, HUANG Zhi-wen. The research of voltage flickermeter detective accuracy[J]. Power Equipment, 2007, 8 (12): 27-30.
[3] 贾秀芳, 赵成勇, 胥国毅, 等. IEC 闪变仪误差分析及改进设计[J]. 电工技术学报, 2006, 11 (21): 121-126.
JIA Xiu-fang, ZHAO Cheng-yong, XU Guo-yi, et al. The error analysis and improvement design of IEC voltage flickermeter[J]. Journal of Electrotechnical, 2006, 11 (21): 121-126.
[4] 李和明, 康伟, 颜湘武, 等. 一种基于 Chirp-Z 变换的闪变测量方法[J]. 电工技术学报, 2009, 24 (3): 209-215.
LI He-ming, KANG Wei, YAN Xiang-wu, et al. A flicker measurement method based on Chirp-Z transform[J]. Journal of Electrotechnical, 2009, 24 (3): 209-215.
[5] IEC 61000-4-15 testing and measurement techniques: flickermeter functional and design specifications[S]. 1997.
[6] GB12326-2000 电能质量电压波动和闪变[S].
GB12326-2000 Power quality voltage fluctuations and flicker[S].
[7] 同向前, 余健明, 苏文成. 电压闪变信号发生原理[J]. 电网技术, 1996, 20 (10): 44-46.
TONG Xiang-qian, YU Jian-ming, SU Wen-cheng. Principles of voltage flicker signal[J]. Power System Technology, 1996, 20 (10): 44-46.
[8] 马玉龙, 刘连光, 张建华, 等. IEC闪变测量原理的数字化实现方法[J]. 中国电机工程学报, 2001, 21 (11): 92-95.
MA Yu-long, LIU Lian-guang, ZHANG Jian-hua, et al. The digital implementation of IEC flicker measurement theory[J]. Proceedings of the CSEE, 2001, 21 (11): 92-95.
[9] 潘松, 黄继业, 王国栋. 现代DSP技术[M]. 西安: 西安电子科技大学出版社, 2003.
PAN Song, HUANG Ji-ye, WANG Guo-dong. Modern DSP technology[M]. Xi'an: Xi'an University of Electronic Science and Technology Press, 2003.
[10] 陈凤波, 冒燕, 李海鸿. 基于FPGA的直接数字频率合成器的设计[J]. 微计算机信息, 2006, 22(5): 189-190.
CHEN Feng-bo, MAO Yan, LI Hai-hong. The design of direct digital frequency synthesizer based on FPGA[J]. Micro Computer Information, 2006, 22 (5): 189-190.

收稿日期: 2010-01-07; 修回日期: 2010-03-15

作者简介:

李杰 (1978-), 男, 讲师, 博士研究生, 研究方向为嵌入式实时系统, FPGA应用等; E-mail: ljjacky@vip.sina.com
王爱民 (1957-), 男, 教授, 博士, 研究方向为数据挖掘与智能技术;
董利科 (1978-), 男, 工程师, 硕士, 研究方向为电能质量。