

# 由于 IIC 总线锁死引起保护装置异常的问题分析

侯喆<sup>1</sup>, 何凯<sup>2</sup>

(1. 国网电力科学研究院, 江苏 南京 210003; 2. 南京因泰电器股份有限公司, 江苏 南京 211100)

**摘要:** 当保护装置采用 IIC 总线的器件时, 可能出现由于 IIC 总线锁死而导致装置异常的问题。以采用 IIC 总线的 RTC 芯片和 IIC 总线的 EEPROM 芯片作为定值芯片的实际装置为例, 从 IIC 的规范和装置的软硬件配合方面进行详细分析, 发现由于 RTC 芯片的 IIC 总线锁死而引起装置定值芯片无法正常访问, 最终导致装置无法正常运行。针对这个问题提出了两种解决方法: 一是主器件补发 SCK 脉冲, 以完成从器件的读操作周期, 从而释放总线; 二是采用具有 IIC 总线锁定保护功能的 IIC 器件。

**关键词:** IIC 总线; 保护装置; 总线锁死; SCK 脉冲; IIC 总线锁定保护

## Analysis of protective device error caused by IIC bus lockup

HOU Zhe<sup>1</sup>, HE Kai<sup>2</sup>

(1. State Grid Electric Power Research Institute, Nanjing 210003, China;  
2. Nanjing Intelligent Apparatus Co., Ltd., Nanjing 211100, China)

**Abstract:** When the IIC devices are used in a protective device, in some conditions, the protective device cannot work correctly. In this paper, the protective device with RTC and EEPROM devices based on IIC bus is taken as the example. The analysis is promoted from the IIC bus specification and the cooperation of software and hardware of the protective device. Through research, the reason for the device error is found. The IIC bus lockup of the RTC caused the setting device cannot be accessed and thus caused the protective device error. At last, two solutions are put forward. The first solution is to make the master device output several SCK pulses, so as to complete the read operation cycle of the slave device and release the IIC bus. The second solution is to adopt the devices with IIC bus lockup protection.

**Key words:** IIC bus; protective device; bus lockup; SCK pulse; IIC bus lockup protection

中图分类号: TM77

文献标识码: B

文章编号: 1674-3415(2010)07-0106-03

## 0 引言

在继电保护装置的设计中, 设计人员会对核心 CPU 回路、AD 采样回路、通信回路等主要部分倾注大部分的心血, 会对系统的抗干扰设计、信号完整性分析以及总线时序分析给予极大关注, 因为这些回路的设计影响了装置的采样精度、逻辑判断以及出口逻辑等关键性能; 但是, 往往会对一些辅助回路没有给予足够的重视, 从而可能引起一些比较严重的问题。本文就在实际的装置设计, 由于 IIC 总线锁死引起保护装置异常的问题进行详细的分析。

## 1 系统描述及问题描述

### 1.1 硬件系统描述

保护装置以 TI 公司的 TMS320C6713B 为核心 CPU, 负责采样、保护等功能的处理; 以 Freescale 公司的 MPC8247 为通信处理 CPU, 负责对外以太

网、485 等通信以及面板液晶显示; C6713B 与 MPC8247 之间的数据交换由一双口 RAM 完成。IIC 接口 RTC 和 EEPROM 挂在同一个 IIC 总线上, 完成为装置提供实时时钟和定值读写的功能。RTC 采用 Maxim 公司的 DS1337C。

本装置硬件系统设计如图 1 所示。

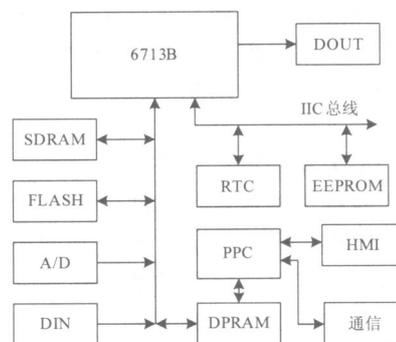


图 1 装置硬件系统图

Fig.1 Hardware system diagram

## 1.2 软件体系描述

装置软件上电复位流程如图 2 所示。

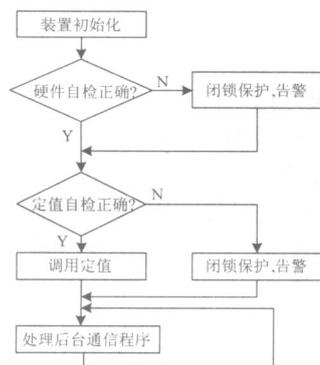


图 2 上电复位流程图

Fig.2 Flow chart of power on and reset

按照惯用流程,保护装置上电后,首先进行装置初始化(初始化中包括读取 RTC 时钟),然后进行硬件自检,若自检出错,则闭锁保护并给出告警信息,接下来再进行定值校验,校验正确则调用定值,否则闭锁保护、给出告警信息。保护功能在中断程序中完成。

## 1.3 问题描述

在装置实际开发调试中,偶尔会出现以下情况:装置上电或复位后,液晶显示时间为 00 年 0 月 0 日 0 时 0 分 0 秒,且会给出定值出错的告警信息,并将保护闭锁。对装置进行重新复位或断电再重启,现象仍然继续,除非将装置的电池供电切断并断电重启,才能正确启动。

## 2 问题分析

### 2.1 问题初步分析

装置的电池主要设计用来在掉电的情况下给录波 RAM 和 RTC 供电,用来保存录波数据和实时时钟。根据问题描述可知,装置异常时给出的异常现象与 EEPROM 和 RTC 有关,且从硬件体系可以看出 EEPROM 和 RTC 是挂在同一 IIC 总线上的,因此初步分析将装置的问题定位在 IIC 总线上。

### 2.2 IIC 规范简介<sup>[1]</sup>

IIC 总线(Inter-IC BUS 或 IIC BUS)是一种由 PHILIPS 公司开发的一套串行总线,用于连接微控制器及其外围设备。

IIC 总线有两根信号线:一根时钟线 SCL,一根双向数据线 SDA。所有接到 IIC 总线上的器件的时钟线 SCL 均接到 SCL 总线,其数据线 SDA 都连接到双向 SDA 数据总线上。总线根据报文中的地址来识别每个器件。在 IIC 总线中,主器件是初始化总线的数据传输并产生允许传输的时钟信号的器

件,从器件从总线上接收控制信息,此时任何被寻址的器件均被认为是从器件。

IIC 总线工作时,由总线上的主器件控制时钟线 SCL 提供时钟同步信号脉冲,由双向数据线 SDA 完成数据传送。IIC 总线的的数据传送速率,在标准工作方式为 100 kbit/s,在快速方式下,最高传送速率可达 400 kbit/s。

IIC 总线的的数据传送格式如图 3 所示。



图 3 IIC 总线的的数据传送格式

Fig.3 Data transfer format of IIC bus

在 IIC 总线开始信号后,送出的第一个字节数据是用来选择从器件的地址和指示读写操作,其中前 7 bit 为地址码,第 8 bit 为读写标志位(R/W)。IIC 总线上每次传输的数据字节数不受限制,但每一个字节必须为 8 位,而且每个传送的字节后面(第 9 位),从器件必须跟一个认可位,也叫应答位(ACK)。

IIC 总线技术规范中,对开始和结束信号(也称起始和停止信号)的定义如下:

起始信号(S)。在时钟线 SCL 保持高电平期间,双向数据线 SDA 上出现由高电平向低电平的变化,用于启动 IIC 总线,为 IIC 总线的起始信号。

停止信号(P)。在时钟线 SCL 保持高电平期间,双向数据线 SDA 上出现由低电平向高电平的变化,用于停止 IIC 总线,为 IIC 总线的终止信号。

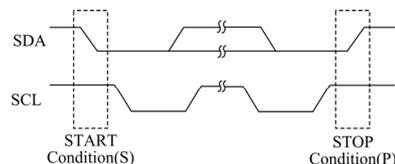


图 4 IIC 总线的开始和结束信号

Fig.4 START and STOP conditions of IIC bus

只有主器件才能对 IIC 总线实现管理与检测,开始和结束信号一般都是由主器件产生。IIC 总线数据传输时,在时钟线 SCL 为高电平期间,数据线 SDA 上必须保持有稳定的逻辑电平状态,高电平表示数据 1,低电平表示数据 0。只有在时钟线 SCL 为低电平时,才允许数据线 SDA 上的电平状态发生变化。

### 2.3 问题分析

由 IIC 总线的特点可以发现,如果总线上存在干扰或者 SDA 或 SCL 被某些特定的因素拉成低电平,IIC 总线就产生锁定。若 SDA 线被总线上的一个器件拉成低电平,主器件就不能产生起始、停止信号,进行下一步的传送,此时主器件一般会检测到 IIC 总线出现锁定,无法实现下一步的数据传输。

经过对装置的跟踪调试,最终发现装置异常的原因确实是由于 IIC 总线被锁死引起的。其具体过程如下:在 CPU (6713B) 对 RTC (DS1337C) 进行读操作期间, CPU 突然被复位,如果 RTC 此时在 SDA 上输出的位正巧为“0”,则 IIC 总线就会被锁死。

这是因为:此时 IIC 总线上的一个读操作周期还没有结束,而 RTC 没有复位输入管脚,也无法知道主器件被复位的情况,RTC 只是看到总线的 SCL 停止变化;根据 IIC 规范,IIC 总线允许时钟线 SCL 停止,因此 RTC 不会认为 IIC 总线的主器件出现故障。在 CPU 复位过程中及复位后,SCL 被上拉到高电平,保持稳定。按照 IIC 总线的规范,SDA 数据线上的数据在时钟线 SCL 高电平期间必须是稳定的,而此时 RTC 在 SDA 上输出的位正巧为“0”,因此,从器件将始终驱动 SDA 线为低电平,使主器件无法产生任何起始、停止信号,从而由从器件锁定 SDA 线,造成 IIC 总线的锁定。

装置复位后,按照流程读取 RTC 时钟,由于 CPU 无法知道 IIC 被锁死,而且读取 RTC 采用定时等待查询的方式,没有采用中断的方式,且 SDA 数据线始终被拉到低电平,因此读出的数据均为 0,因此就会出现 00 年 0 月 0 日 0 时 0 分 0 秒的情况。同时,当进行定值自检时,对数据的读取采用了中断方式,而由于 IIC 总线锁死,没有响应最终由于超时导致读取失败,从而装置判断定值异常,给出告警信息并闭锁保护。

同时,由于 RTC 设计了电池保持回路,根据 DS1337C 手册描述<sup>[2]</sup>,该器件在不掉电的情况下可以维持管脚状态,因此,即使断电也无法释放 IIC 的状态,必须要将装置的电池供电切断并断电重启,才能正确启动。

### 3 解决问题

#### 3.1 本装置的解决方案

这种情况出现后,如果主器件能够单独控制 SCK,可以通过发送几个 SCK 脉冲,使从器件完成 IIC 总线上的读操作周期,从而避免 IIC 总线的锁定。本装置采用 TMS320C6713B 作为 CPU,而该芯片的 IIC 控制器不能够单独控制 SCL 和 SDA 管脚的输出<sup>[3]</sup>,因此无法采用输出 SCK 脉冲的办法来解决。一旦 IIC 总线因为上述的原因锁定后,无法仅仅通过断电重启来解决。

根据以上分析,本装置用一 GPIO 管脚接到 IIC 总线的 SCL 线上,装置上电或装置复位后,先将该 GPIO 管脚初始化为—输出管脚,并通过软件控制其发出 9 个脉冲,模拟 IIC 总线的 SCK 时钟,使得没有完成读操作的从器件可以完成读操作周期,从而使

IIC 总线打开锁定。然后,再将该 GPIO 管脚配置成一输入管脚,避免其对 IIC 总线正常工作时的影响。

通过以上的修改,装置的上述问题得到了很好的解决。

#### 3.2 其他解决方法

对于 IIC 总线被锁定后的解决方法,还有其他不同的解决途径。

其一,可以采用带有 IIC 总线锁定保护的 IIC 器件,比如 MAXIM 公司的 MAX7500 系列 IIC 从器件<sup>[4]</sup>,其内部集成了超时功能,提供 IIC 总线的锁定保护。如果在 250 ms 内时钟线 SCL 没有发生变化,从器件将自动结束本次的 IIC 操作,回到初始状态,从而避免了从器件对 IIC 总线的锁定。

其二,采用内部集成 IIC 总线控制功能的 CPU,比如 FreeScale 公司 PowerPC 处理器中的 MPC8541、MPC8560 系列 CPU,其内部集成了 IIC 总线控制寄存器,在发现 IIC 总线被锁定后,可以通过读写一系列的 IIC 总线控制寄存器来使 IIC 总线退出锁定状态。

### 4 结论

继电保护装置是由多模块、多回路联合工作的,从事设计工作时不能只把精力放在主要回路中,从而失去了对辅助回路的关注。实践证明,任何一个细小的缺失都会影响整套装置运行的正确性和可靠性。

IIC 总线器件是一类常用器件,在进行系统设计时,一定要注意其总线特点,将其总线锁死状态放在设计考虑中,从而避免意想不到的错误。

#### 参考文献

- [1] Philips Semiconductors. The I2C-Bus Specification (Version 2.1) [Z]. 2000.
- [2] Maxim/Dallas Semiconductor. DS1337 I2C Serial Real-Time Clock (Data Sheet) ,Rev[Z]. 092706.
- [3] Texas Instruments. TMS320C6000 DSP Inter-Integrated Circuit (I2C) Module Reference Guide[Z]. 2002.
- [4] Maxim/Dallas Semiconductor. Digital Temperature Sensors and Thermal Watchdog with Bus Lockup Protection (Max7500-Max7504 Data Sheet) . Rev 3[Z]. 2008.
- [5] 何立民. I2C 总线应用系统设计[M]. 北京:北京航空航天大学出版社, 1995.  
HE Li-min. Application System Design of I2C Bus[M]. Beijing: Beihang University Press, 1995.

收稿日期: 2009-05-05; 修回日期: 2009-05-25

作者简介:

侯 喆 (1978-), 女, 硕士研究生, 工程师, 从事电力系统继电保护开发研究工作; E-mail: houzh@naritech.cn

何 凯 (1978-), 男, 助理工程师, 从事电力系统继电保护研究及项目设计工作。