

电子式互感器数据传输方法的分析与改进

华煌圣¹, 游大海^{1,2}, 余宏伟²

(1. 华中科技大学电气与电子工程学院, 湖北 武汉 430074; 2. 武汉华工电气自动化有限责任公司, 湖北 武汉 430074)

摘要: 分析了当前电子式电压/电流互感器的数据传输方案中存在的问题, 在此基础上提出了改进的数据传输方案。方案包括数据传输的硬件结构设计以及串行通信协议。该方案采用 CPLD 作为通信控制器件, DSP 作为接收数据的处理器件, 简化了数据采集系统的硬件结构。通过全数字锁相环逻辑从曼彻斯特编码的基带信号中提取位同步信号, 位同步精度显著提高, 实现了可靠的串行通信。通信提供了可靠的误码检测手段, 并对接收错误的的数据采用 Lagrange 线性插值算法进行修复。分析与仿真表明该数据传输方案具有良好的性能。文中最后提供了一套设计实例作为电子式电压/电流互感器数据采集系统的设计参考。

关键词: 电子式电压/电流互感器; 数据采集; 串行通信; 全数字锁相环; 线性插值

Analysis and improvement of the methods of data transmission for electronic instrument transformers

HUA Huang-sheng¹, YOU Da-hai^{1,2}, YU Hong-wei²

(1. Huazhong University of Science and Technology, Wuhan 430074, China;

2. Wuhan Huagong Electric Automation Co., Ltd, Wuhan 430074, China)

Abstract: Through analyzing the problems which exist in the data transmission schemes for the present electronic current/voltage transformers products, an improved scheme which includes both the design of hardware system and serial communication protocol is proposed. In the improved scheme, Complex Programmable Logic Device (CPLD) is used to control the serial communication and Digital Signal Processor (DSP) is used to process the received data, and the data acquisition system's hardware structure is simplified. By extracting bit-synchronous signal with digital phase locked loop from the base band signal, the accuracy of bit synchronization is improved remarkably, thus a reliable communication is achieved. A reliable error code check method is also provided in the serial communication protocol. And the error data extracted from the error code will be restored by Lagrange linear interpolation. The analysis and simulation prove that the data transmission based on this scheme can achieve a good performance. Finally, a design example is offered as a guide for the data acquisition system design of electronic current/voltage transformers.

This project is supported in part by High-Tech Research and Development 863 Program of China (No. 2005AA001200).

Key words: electronic current/voltage transformers (ECT/EVT); data acquisition; serial communication; all digital phase locked loop; Lagrange linear interpolation

中图分类号: TM71; TM45 文献标识码: A 文章编号: 1674-3415(2008)14-0062-05

0 引言

与传统互感器相比, 电子式互感器具有二次设备接口简单、抗干扰性强、测量精度高、无磁饱和、铁磁谐振现象、线性性能好等优点。当前国内外都在积极研制电子式电压/电流互感器。合并单元是实现电子式互感器数据采集的关键设备。在 IEC 60044

-7/8 中给出了合并单元的定义^[1,2], 并在 IEC 61850-9-1 中对其作了进一步的完善^[3]。标准给出了合并单元的功能描述, 实现则是设计者自定义的。国内现有的电子式互感器的数据采集系统通常存在硬件结构复杂, 数据传输可靠性不高等问题。这将导致系统成本高, 可靠性低, 测量精度不够。针对这些问题, 本文从数据传输的通信结构与方式入手, 分析其中存在的问题, 并提出一种切实可行的改进方案。

1 系统结构

基金项目: 国家高技术研究发展计划(863计划)引导项目(2005AA001200)

数据采样同步的实现, 可以采用同步脉冲或者线性插值方法, 从合并单元获得时间相干性强的电流和电压采样信号^[2]。在 IEC61850-9-1 标准描述的以太网方案中, 常常使用同步脉冲^[3]。现有的大部分产品都采用该方法, 将数据采集与控制功能分布于高低压两侧实现, 两侧之间的控制信息通过光纤传输。

在某些设计中, 在高压侧装设采样与 AD 转换芯片, 直接通过光纤与低压侧的控制端连接, 在低压侧实现 AD 转换控制, 光纤只作为低压侧控制逻辑对高压侧采样芯片的控制信号传输线^[4]。这种结构一般需要的光纤数量较大, 这一方面增加了成本投入, 另一方面也降低了系统的可靠性。

本方案中, 为了简化高低压侧的控制信号的连

接, 两侧之间只提供必不可少的信号传输路径。在高低压侧间只设置一对光纤, 一条用于低压侧往高压侧发送同步脉冲信号, 另一条用于高压侧往低压侧发送 AD 转换结果。AD 芯片的控制就地实现, 在高压侧设置一采样控制卡, 接收同步脉冲信号, 实现多路数据的同步采样, 并将 AD 转换结果编码后串行发送。低压侧设置一数据接收卡, 实现数据串行接收, 对其进行错误检测。数据处理卡采用线性插值的方法对串行接收错误的数据进行修复, 同时还实现其他数据处理功能, 如抗混叠滤波等。数据接收卡和数据处理卡之间通过并行接口连接。对于不同的数据处理要求, 只需更换数据处理卡, 采样控制卡以及数据接收卡则是通用的。其结构原理图如图 1 所示。

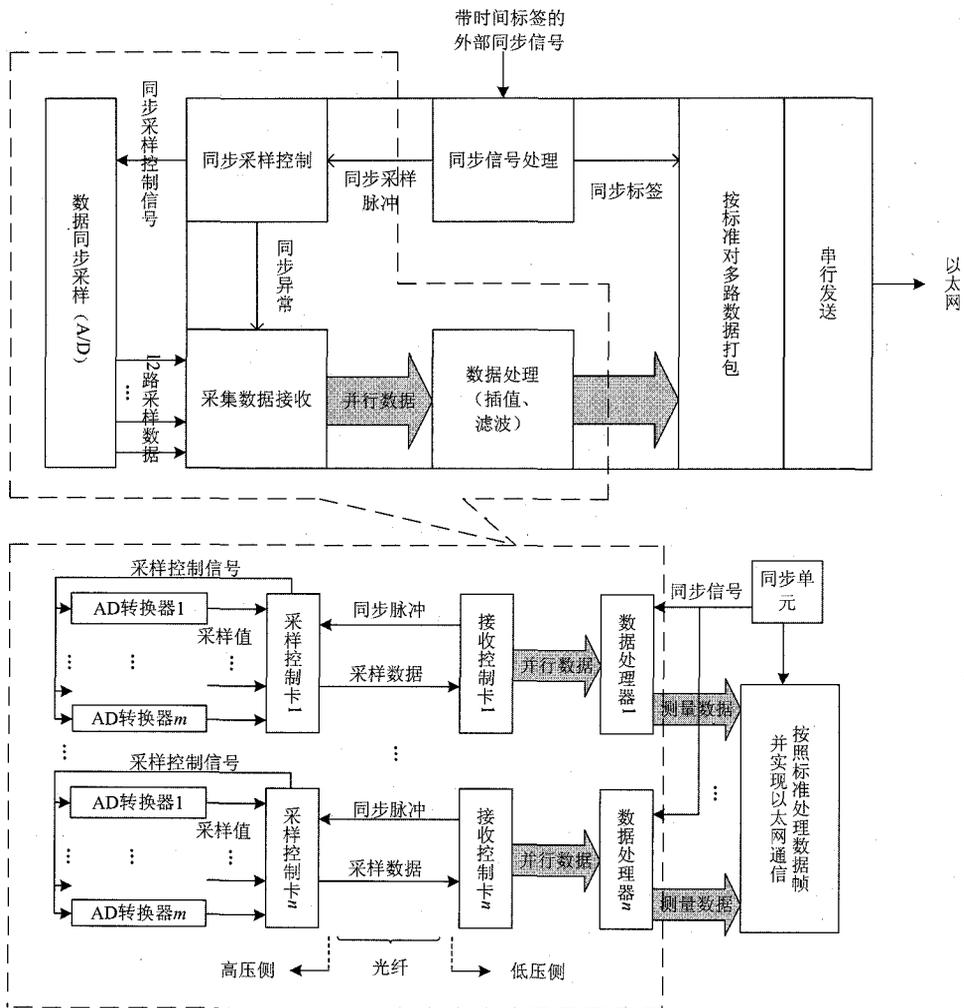


图 1 合并单元到数据采集系统的功能映射

Fig. 1 The function of merging unit mapping to data acquisition system

为了保证数据采集的同步精度与传输实时性, 采用 CPLD 实现采用控制卡和数据接收卡的逻辑功

能。数据处理卡的数据处理功能则使用 DSP 实现。

2 数据传输的分析与改进

2.1 串行通信性能要求

高低压两侧的数据通过基带数字信号传输。出于对接收到的基带信号波形的信赖,很多产品在串行通信设计时为了便于实现,只采用了简单的位同步逻辑。一种常用的方式是数据采用不归零码,通过数据接收窗进行接收同步。严格的说,这种位同步方法是基于起始位的同步,严重依赖于起始位波形的准确性和本地时钟的精确性,容易受到起始位波形畸变以及收发端时钟相对误差的影响。该同步方式下的设备试验表明,对于较长的数据帧,帧尾码元经常出现误码。通过提高时钟精度、采用有效可靠的起始位、降低编码速率都有利于增加数据帧长度。显然以上条件是受硬件限制或者与我们要求的性能相悖的。

由于数据帧长度受到限制,采样控制卡控制的AD转换通道数也相应受到限制,这显然与不能满足我们设计的数据采集系统结构的要求。为此,我们应采用一种新的通信方案,该方案必须满足以下要求:

- 1) 易于发送端对多路数据的快速编码,保证数据传输的实时性。
- 2) 易于接收端提取位同步信号,实现可靠地同步接受。
- 3) 接收端能够可靠识别坏帧,并对错误数据进行一定误差范围内的修复。

下面将提出一种可以良好解决该问题的通信方案。

2.2 数据帧格式

数据帧由起始位、有效数据、校验码三部分组成。

- 1) 起始位:电平状态为“HLHLHLHHHHHHH”。
- 2) 有效数据:有效数据包含 n 路 16 位采样值,数据采用以下格式。 $D_i(j)$ 为第 i 路信号的第 j 位数据。数据采用曼彻斯特编码。

$D_1(15)$	$D_2(15)$...	$D_n(15)$...	$D_n(0)$
-----------	-----------	-----	-----------	-----	----------

- 3) 校验码:有效数据后附加 16 位 CRC 校验码,校验码也采用曼彻斯特编码。采用式(1)作为校验多项式^[2]。

$$G(X) = X^{16} + X^{13} + X^{12} + X^{11} + X^{10} + X^8 + X^6 + X^5 + X^2 + 1 \quad (1)$$

2.3 通信实现

在采样控制卡端,接收到同步脉冲后启动 n 路

AD 采样与转换。一定延时后转换已经完成,逐位读取各路转换结果,同时将它们按照上述数据帧结构进行曼彻斯特编码后串行发送。在读取转换结果的同时,对其进行串行模 2 除法,生成 CRC 校验码,紧随有效数据后发送。

数据接收卡采用超前一滞后锁相环逻辑,通过一个模为 8 的计数器对本地时钟进行计时,产生频率与串行数据基带频率相等的占空比为 50% 的同步信号。该同步信号与串行数据中的上升、下降沿的数字微分同步信号比相。当本地同步时钟滞后时,计数器的值在计数脉冲到来时加 2,将相位往前调整 $\frac{\pi}{4}$; 反之,则计数值不变,将相位往后调整 $\frac{\pi}{4}$ 。

经过 4 次相位调整以后,即可捕获数据相位,实现位同步。在接收有效数据的同时,对其进行串行模 2 除法,生成 CRC 校验码,数据接收完时和接收到的 CRC 校验码比较,若不相等则认为接收到坏帧。同时,发出同步脉冲后,若下一个同步脉冲发送之前未检测到起始位,则认为数据丢失。在数据接收完后往 DSP 发送中断信号。数据接收卡与数据处理卡的接口应提供一位错误标志位。以上描述的通信方案有以下特点:

- 1) 在数据起始位中包含了 8 个跳变沿,可以保证在起始标志之前达到同步。

- 2) 位同步信号在锁定以后的相位抖动为 $\frac{\pi}{4}$, 抽样裁决时机落在 $[\frac{3\pi}{4}, \frac{5\pi}{4}]$ 区间,可以满足数据位同步要求。

- 3) 位同步信号完全失去同步(相差为 $\pm\pi$) 需要静累积 4 个虚假位同步信号。对于短距离的光纤通信,这个概率是非常小的。

- 4) 起始位中 7 位连续高电平,抗干扰能力强,能够实现可靠的群同步。

- 5) 采用了 16 位的 CRC 校验,在所有位模式出错的概率大致相等的情况下,一个坏帧未被查出的概率为 $\frac{1}{2^{16}}$ 。

2.4 数据纠错

用 Lagrange 线性插值的方法对接收错误的数据进行修复。

$$x_L(n_A + k) = x(n_A) + \frac{k}{N_e + 1} [x(n_B) - x(n_A)] \quad (2)$$

N_e 为连续出错的数据个数, $1 \leq k \leq N_e$, $x(n_A)$ 、 $x(n_B)$ 为错误数据两端的正确数据。将式(2)改成

$$\begin{cases} x_L(n_A) = x(n_A) \\ \Delta = \frac{1}{N_e + 1} [x(n_B) - x(n_A)] \\ x_L(n_A + k) = x_L(n_A + k - 1) + \Delta \end{cases} \quad (3)$$

DSP 从采样控制卡中读取数据时, 首先检测错误标志位的状态, 如果错误标志位指示数据错误, 则错误采样值计数变量 N_e 开始对错误数据个数计数, 直到碰到下一个正确数据, 将计数值复制保存后将其复位。计算 Δ , 然后从第一个正确数据开始累加 Δ , 逐次得到各插值运算结果, 直到 N_e 个数据插值计算完成。

3 性能分析与仿真

3.1 数据传输性能分析

过高的误码率将导致大量的插值运算, 增大 DSP 的运算负荷, 造成较大的数据处理时延, 降低电子式互感器的数据实时性。并且插值误差降低了数据精度。在连续域, 对于任意的稳定输入

$$x(t) = \sum_{i=1}^{\infty} X_i e^{-\alpha_i t} \sin(\omega_i t + \varphi_i), \quad \text{其插值误差有}^{[5]}$$

$$\begin{aligned} r(t) &= |x(t) - x_L(t)| = \\ &= \frac{1}{2} |x''(\xi)(t-t_A)(t-t_B)|_{\xi \in [t_A, t_B]} \leq \\ &= \frac{1}{2} |(t-t_A)(t-t_B)| \sum_{i=1}^{\infty} (\alpha_i^2 + \omega_i^2) X_i \leq \quad (4) \\ &= \frac{1}{8} (t_B - t_A)^2 \sum_{i=1}^{\infty} (\alpha_i^2 + \omega_i^2) X_i \end{aligned}$$

离散化后, 得

$$r(n_A + k) \leq \frac{1}{8f_s^2} \left(\frac{N_e + 1}{N_s} \right)^2 \sum_{i=1}^{\infty} (\alpha_i^2 + \omega_i^2) X_i \quad (5)$$

分析式(5), 可得出以下结论:

1) 恒定的周期分量 ($\alpha_i = 0$, $\omega_i = 2\pi f_i$) 的谐波次数越高, 造成的插值误差越大。

2) 衰减的直流分量 ($\alpha_i > 0$, $\omega_i = 0$) 衰减速度越快, 造成的插值误差越大。特别的, 直流分量 ($\alpha_i = 0$, $\omega_i = 0$) 不产生线性插值误差。

3) 提高采样频率有助于提高插值精度, 减小了因误码插值对高频分量的插值误差, 从而削弱因数据传输造成的频带限制。

4) 为了保证数据传输的精度, 应将误码率限制在一定水平内。反之, 如果提高了通信可靠性, 则在相同精度要求下, 可以相应地降低数据采样率。

在保证一定的误码率时, 合理地选择采样频率是影响数据传输性能的关键。采样频率的选择应考虑以下因素:

1) 采样率不宜过低。过低的采样频率将使互感器的测量带宽变窄, 并且将造成较大的插值误差。此外, 每周波采样点数过少不便于智能电子设备 (IED) 根据自身需要对采样序列进行抽取。以上情况都将降低互感器的精度。

2) 采样率不宜过高。过高的采样频率将增大编码难度, 同时增加了 DSP 的运算负荷, 降低了互感器的可靠性。

采样频率的选择是一个应考虑多方面因素的决策, 我们很难获得一种解析的决策表达式。通常我们可以通过对不同采样率下的数据传输仿真观察其性能, 初步决定数据采样率, 然后通过实际产品的各项试验验证其合理性。

3.2 数据传输性能仿真

使用 Matlab 对数据传输情况进行仿真。用 $\text{err} = \text{binornd}(1, \text{perr}, [1, N])$ 产生 1 出现概率为 perr 的二项分布来模拟数据传输的误码情况。仿真结果如图 2 所示。

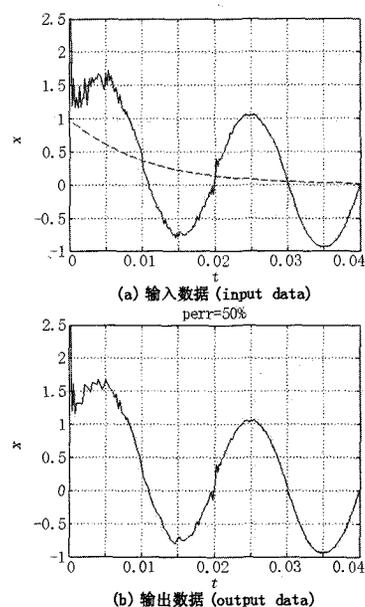


图 2 误码率过高 ($\text{perr}=50\%$) 导致的失真

Fig. 2 Distortion because of high error rate

仿真结果显示, 过高的误码率将导致插值误差很大, 同时需要大量的插值运算, 数据传输性能很差。取串行通信能够保证的误码率 $\text{perr}=10\%$, 分别对每周波采样 400 点、200 点、100 点的数据传输进行仿真。仿真结果如图 3 所示。

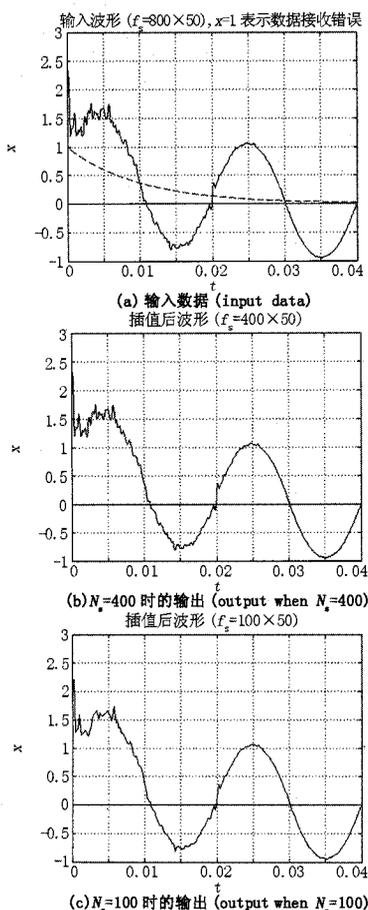


图 3 不同采样率下的数据传输仿真

Fig. 3 Simulation of the data transmissions at different sampling rate

仿真结果显示, 在误码率为 10% 的情况下, 每周波采样 400 点, 能达到很好的数据传输性能。

3.3 串行通信仿真

根据以上仿真分析, 选择采样率每周波采样 400 点, 选择接收端的工作时钟为 40 MHz, 则能发送的数据通道数为

$$N_{AD} \leq \left\lfloor \frac{1}{32} \left(\frac{f_{clk_RX}}{8f_s} - N_{\Sigma} \right) \right\rfloor = 6 \quad (6)$$

取 $N_{AD} = 6$, 在 Altera 公司的 CPLD/FPGA 开发环境 Quatus II 6.1 上对串行通信功能进行仿真。仿真结果如图 4 所示。

在仿真中, 在较大范围内调节采样控制卡和数据接收卡的工作时钟, 发现仍能实现正确的实现数据收发功能。仿真结果表明, 方案可以实现可靠的串行通信。

4 设计实例

根据以上分析与讨论的结果, 针对每周波采样

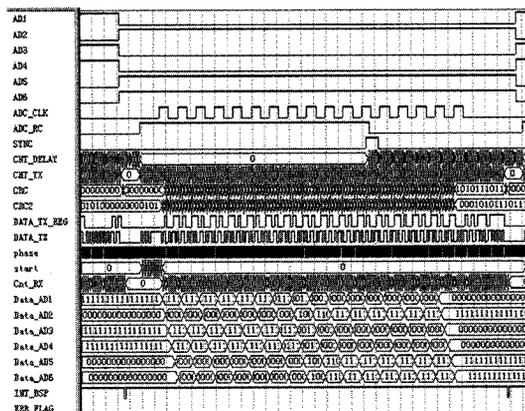


图 4 串行通信仿真

Fig. 4 Simulation of the serial communication

400 点的采样率设计了一套装置。装置实现 6 路采样控制与数据传输, 对于需要 12 路电流、电压采样值的合并单元需要两套数据传输装置。

采用 Burr-Brown 公司的 16 位 AD 转换芯片 ADS7809 作为采样芯片。采样控制卡和数据接收卡的控制逻辑均由 Xilinx 公司的 XC9500 系列高性能 CPLD 器件实现, 采样控制卡为 XC9572, 数据接收卡的为 XC95288XL, 分别工作在 5 MHz 和 40 MHz 的时钟下。数据处理卡的数据处理功能由 TI 公司的第七代高性价比 DSP 产品 TMS320VC5402 实现。DSP 芯片本身有限的 RAM 不能满足数据处理的要求, 外接一片数据宽度 16、容量 256K 的 FLASH 存储器 SST39VF400。采用 HP 公司的发光二极管、驱动电路和耦合透镜的集成器件 HFBR-1414 作为电光转换器件, HFBR-2412 作为光电转换器件, 光纤使用直径 1 mm 的聚合物多模光纤 POF。由于光纤传输距离不长, 用施密特触发器 74HC14 对数字基带电气信号进行简单的整形以后, 即可获得良好的基带信号。

华工电气自动化有限责任公司研发的 LYR-10 型系列电子式电流互感器使用该装置作为数字接口后, 产品具有良好的精度和稳定性, 达到了国家相关的行业标准, 在电力系统中投入使用, 克服了传统互感器存在的许多问题, 提高了自动化系统的运行可靠性。

5 结束语

改进的数据传输方案具有硬件结构简单, 通信可靠性高等特点, 并能够保证数据传输的实时性。

(下转第 82 页 continued on page 82)

表 2 保护动作前的零序电压

Tab.2 Pre-pickup zero-sequence voltage

$3U_0$ 幅值/V	$3I_0$ 超前 $3U_0$ 相位/(°)	$3U_0$ 三次谐波/V
5.16	58.76	24.28
4.60	42.55	24.94
7.51	70.79	26.57

3 防范措施

可见,交流电压中性线是否完好将直接影响零序方向保护的動作正确性。交流电压回路中性线松动不仅能导致反方向故障时纵联零序方向元件误动^[2,3],也可能导致正方向故障时纵联零序方向元件拒动。如果交流电压公共回路中性线丢失,后果非常严重,国内某 220 kV 变电所曾发生过多条 220 kV 线路高频零序方向保护在区外故障时同时误动的事实。

为确保交流电压回路中性线的完好性,要从制造工艺、回路设计、运行检修等各环节采取有效措施。保护装置内部的电压回路接线要改进工艺,避免采用端子缠绕的接线方式。在设计时交流电压中性线不能经过空开或熔断器。在检修结束后,可通过施加单相的方法验证装置内部电压回路中性线的完好性。为避免两套高频零序方向保护同时受电压回路异常影响,应按照保护双重化的要求,两套保护电压回路采用不同的电压互感器次级。

微机保护装置应根据交流电压回路中性线失去后的电压异常特征,如某相交流电压超过额定值,零序电压三次谐波含量超过一定比例等,设置

电压回路异常告警功能,及时发现电压回路中性线存在的异常。对实现主保护电压回路双重化要求的 220 kV 线路,在发生电压回路异常告警后可以闭锁零序方向保护或零序方向保护出口设置延时,以减少电压回路中性线松动对高频零序方向保护的影响。

参考文献

- [1] 叶东.电机学[M].天津:天津科学技术出版社,1994.
YE Dong.Electrical Engineering[M].Tianjin:Tianjin Science and Technology Press,1994.
- [2] 冯秋芳,刘千宽,夏红光,等.交流电压回路对零序方向保护的影响[J].继电器,2004,32(19):64-66.
FENG Qiu-fang,LIU Qian-kuan,XIA Hong-guang,et al.Influence of AC Voltage Circuit on Zero-sequence Direction Protection[J].Relay,2004,32(19):64-66.
- [3] 沈晓凡,吕鹏飞,赵凯超,等.2006年国家电网公司继电保护与安全自动装置运行情况统计分析[Z].国家电力调度通信中心,中国电力科学研究院,2007.
SHEN Xiao-fan,Lü Peng-fei,ZHAO Kai-chao,et al. Operation Statistics and Analysis of Protective Relay and Security Automation Devices of the State Grid in 2006[Z].State Electric Dispatch and Telecommunication Center,China Electric Power Research Institute,2007.

收稿日期:2007-11-27

作者简介:

陈水耀(1976-),男,硕士,工程师,主要从事继电保护及安全自动装置的技术管理工作;E-mail:chen_shuiyao@dc.zpepc.com.cn

姚仲煊(1965-),男,本科,高级工程师,主要从事继电保护及安全自动装置的技术管理工作。

(上接第 66 页 continued from page 66)

该方案移植性好,参考数据传输性能的分析方法,设计者可以根据自身需求更改采样频率等参数设计产品。推荐采样频率选择每周波采样 400 点,在此基础上设计的数据采集装置具有良好的测量精度以及数据实时性。

参考文献

- [1] IEC60044-7, Instrument Transformers-Part7: Electronic Voltage Transducers[S].
- [2] IEC60044-8, Instrument Transformers-Part8: Electronic Current Transducers[S].
- [3] IEC61850-9-1, Communication Networks and Systems in Substations. Part 9-1: Specific Communication Service Mapping(SCSM)-Sampled Analogue Values Over Serial Unidirectional Multidrop Point to Point Link[S].
- [4] 李开成,董建树,戴本祈,等.基于 DSP 的光纤电流互感器设计研究[J].高电压技术,2006,32(1):11-13.
LI Kai-cheng, DONG Jian-shu, DAI Ben-qi, et al. Design and Research on Optical Fiber Current

Transformer Based on DSP[J]. High Voltage Engineering, 2006,32(1):11-13.

- [5] 曹团结,尹项根,张哲,等.电子式互感器数据同步的研究[J].电力系统及其自动化学报,2007,19(2):108-113.
CAO Tuan-jie,YIN Xiang-gen,ZHANG Zhe, et al. Discussion on Data Synchronization of Electronic Instrument Transformers[J]. Proceedings of the CSU-EPSA, 2007,19(2): 108-113.

收稿日期:2007-11-06; 修回日期:2007-12-04

作者简介:

华煌圣(1984-),男,硕士研究生,研究方向为电力系统继电保护与变电站自动化系统;E-mail:huahuangsheng@163.com

游大海(1956-),男,教授,研究方向为电力系统继电保护和稳定控制,电力市场等;

余宏伟(1969-),男,硕士,工程师,研究方向为电力系统自动化与测控技术。