

嵌入式电能质量监测器的设计

段成刚,宋政湘,陈德桂,王建华

(西安交通大学,陕西 西安 710049)

摘要: 根据电能质量监测对于系统实时性和支持复杂算法的特殊要求,提出一种基于双 CPU 的嵌入式实时系统解决方案。主要讨论设备的硬件系统设计和基于双 CPU 系统的软件设计思想。设计经过实际的调试和运行,电路功能正常,证明了该设计的合理性和可用性。相对于以往的设计,具有实时性好、体积小和成本低的优点。

关键词: 电能质量监测; 实时系统; 双 CPU 系统

中图分类号: TM714 **文献标识码:** B **文章编号:** 1003-4897(2003)05-0049-04

1 引言

电能质量包括用电可靠性、连续性、易于操作、减少维护费用和合理使用能源等,电能质量监测是发现和分析各种电能质量问题的主要手段,为电能质量的改善和电力系统故障的诊断提供决策依据。随着电能质量对国民经济的影响逐渐加大和电能质量研究的逐步深入,对电能质量关注的焦点不仅是电压、频率和谐波等稳态指标,还需要了解关于电能质量更为实时、准确的信息,比如瞬时扰动和暂态谐波等,这就要求电能质量监测系统提供更加直观的分析结果,以利于对电能质量问题做出决策,比如要求系统能够进行故障辨识、干扰源识别、故障预测和信息共享等。

根据这一需求,结合当前电能质量监测设备倾向于安装在现场的永久性设备这一最新发展趋势^[1,2],针对现有设计的诸多不足^[3],同时兼顾电能质量监测对于系统的实时性和支持复杂算法的特殊要求,提出了一种基于双 CPU 的嵌入式系统解决方案,该方案从系统结构和器件性能两方面增强系统的性能。和文献[4]中针对电能质量监测设备提出的 DSP(digital signal processor)和 PC 机的双 CPU 系统相比较,本文的设计在实时性、成本和体积上更有优势;文献[5]也针对电能质量监测提出了一种基于双 CPU 的主从式结构,由于设计时间比较早,采用比较老的 TMS32010 型 DSP,性能上已经落后,系统的设计也没有考虑到远程通信,分析手段也只局限于采用 FFT 进行稳态谐波分析,同时在设计上也没有提出实时性要求,相比而言,本文的设计在实时性上和功能上有明显的改进。

2 系统设计

本设计是一种用于低压智能配电系统中的专用智能化电能质量监测器^[6],设备将被安装到低压网络的各个供电端长期执行电能质量的在线监测任务,通过网络接口将配电网相应端点的电能质量信息提供给中央控制计算机。本文主要讨论设备的硬件系统设计和基于双 CPU 系统的软件设计思想。

2.1 系统结构

对于电能质量监测,实时性是设计重点。由于系统实时性任务种类繁多,复杂电能质量分析算法(傅立叶分析、小波分析等)的应用对系统资源开销很大,同时还要保证各种系统任务的实时响应,设备要具备较高的运行速度和较强的处理能力,另外还要考虑到如何节省设备成本。

对此,本文摒弃以往的一些设计中采用通用计算机的作法,采用了嵌入式系统技术和双 CPU 系统技术相结合的办法。嵌入式系统根据不同的技术手段可以分为四种形式:嵌入式微处理器、微控制器(Embedded Microcontroller Unit,MCU)、嵌入式 DSP 处理器(Embedded Digital Signal Processor,EDSP)和片上系统(System On Chip,SOC)。本文根据不同嵌入式系统的特点、成本,最终采用了微控制器和嵌入式 DSP 处理器相结合的办法,构建基于双 CPU 结构的嵌入式实时硬件系统作为设备的硬件平台,系统结构如图 1 所示。

图 1 的双 CPU 系统采用的是主从式结构,MCU 为主机,DSP 为从机,二者通过双口 RAM 实现数据交换和协同工作。这款 DSP 属于 TI 公司新推出的 C2000 系列,可以外接 30MHz 晶振,指令速度为 30 MIPS(Million Instructions Per Second,每秒百万条指

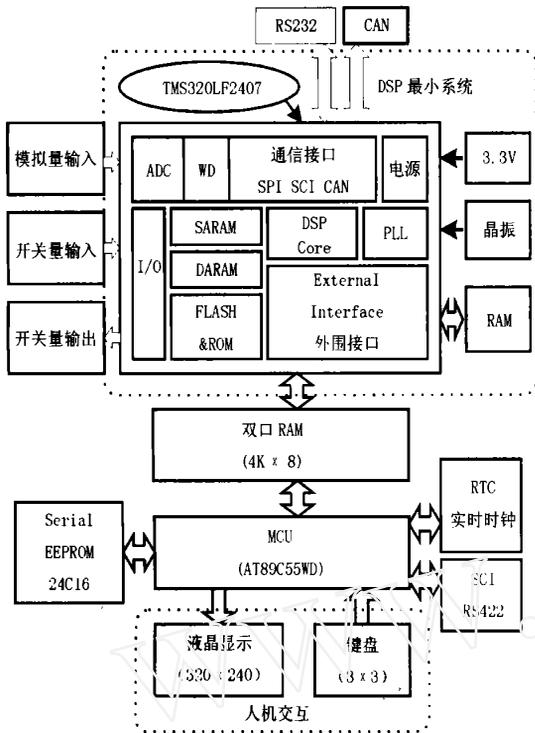


图1 硬件系统结构

Fig.1 Architecture of hardware system

令),采用改进型的哈佛结构、4级流水线技术和专门的16位硬件乘法器,因此具有很高的处理速度,适合处理大运算量的实时任务;同时DSP内部集成的大量系统资源,可以降低系统的设计成本。MCU采用ATMEL公司的AT89C55WD,用来分担部分实时性要求不高的系统任务,比如系统管理、人机交互、通信等。根据系统功能和两种CPU的特点,系统任务分配模型如图2所示。

这种两个处理器对系统任务并行处理的方式,能更有效地发挥DSP的功效率和MCU的特长,这无疑就是高性能低成本的系统;同时这种结构又可以保证系统资源上一定程度的冗余,使得今后系统功能的升级和改进变得容易。

2.2 双CPU系统设计

设计双CPU系统要解决的重要问题就是两个CPU间的通信方式,根据不同的通信方式,双CPU系统通常有以下4种结构^[7]:(1)串行总线结构,两个CPU之间通过串行总线相互连接,进行通信。(2)并行总线结构,两个CPU之间通过并行的总线相互连接,进行通信,这种并行总线可以通过普通I/O口或在总线上扩展I/O来实现。(3)双CPU共享RAM结构,通过分时访问公共RAM实现数据交换。(4)双口RAM结构,两个CPU通过双口RAM实现数

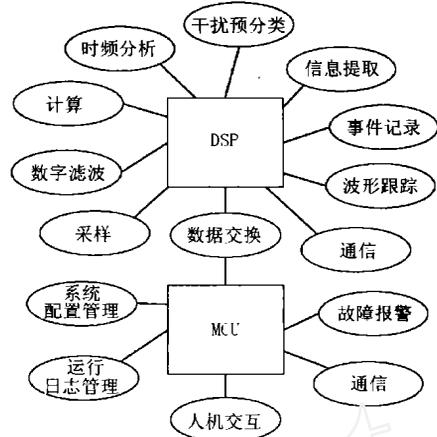


图2 任务分配模型

Fig.2 Tasks distribution model

据交换。

以上4种结构都可以实现双CPU系统,但是从系统效率和设计的复杂度来看,双口RAM结构最有优势,简单高效,是目前解决双CPU系统通信问题的常用方法。本文就采用了这种结构。

本文的双CPU系统如图1所示,分为DSP子系统和MCU子系统,从图2的任务分配模型可知,DSP子系统主要负责实时任务处理和计算,MCU子系统主要执行系统管理、人机交互、通信等任务。两个子系统通过双口RAM实现数据交换和协同工作,本设计中的双口RAM采用的是CY7C1342(4K x 8)。为了实现两个系统通过双口RAM交换数据时的操作同步,两个子系统分别提供一根I/O输出和一个外部中断输入作为二者数据交换的同步控制线,电路结构如图3所示。

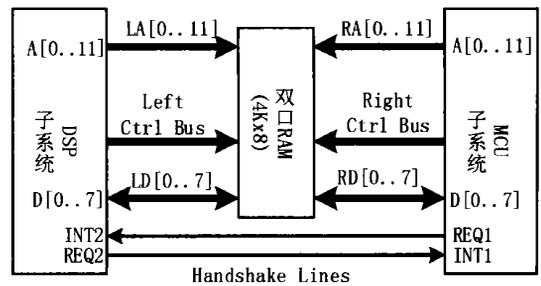


图3 双CPU系统结构

Fig.3 Architecture of double CPU system

系统中MCU工作在主方式,DSP工作在从方式,每次交换数据,由MCU将命令或数据按照指定格式和位置写入双口RAM,同时通过REQ1发送中断信号给DSP的INT2,然后进入等待或执行其他任务,DSP进入中断后,从双口RAM中读取命令或数

据,再根据要求将自己的数据按照指定格式写入双口 RAM 的指定位置,然后通过 REQ2 发送中断信号给 MCU 的 INT1 通知 MCU 读取,MCU 进入中断后读取 DSP 发来的数据,至此,一次数据交换过程结束。本文中两个系统的数据交换就是按照这种方式实现的,这种工作方式简单可靠。

从软件设计的角度,对 DSP 子系统而言,它主要完成实时数据的采集和计算,同时响应 MCU 子系统的通信请求,把各种计算结果和信息报告给 MCU,而 MCU 子系统执行整个系统的控制和管理,在需要数据的时候,向 DSP 子系统发出通信请求,获取各种数据和信息。这样一来大量的实时采样和计算与系统的管理和控制就可以并行执行,通过通信使双方在任务执行上同步。这一点是单 CPU 系统所无法企及的,因为对于这种实时多任务系统而言,即使不惜成本设计更有效的实时多任务调度算法来将单 CPU 的时间片进行更加有效的利用也很难达到双 CPU 系统的这种多任务并行处理的能力。因此本文的这种基于双 CPU 结构的 DSP 系统对于系统实时性的保证起到了关键性的作用。软件系统层次结构如图 4 所示。

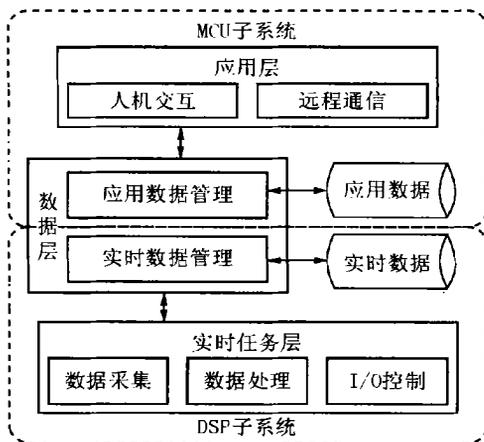


图 4 软件系统结构。

Fig. 4 Architecture of software system

3 模块电路设计

3.1 模拟量采集前向通道设计

模拟量采集是对电网中电压和电流的测量,前端经过互感器变换,中间经过调理电路,然后送给集成在 DSP 内部 AD 转换器的输入端。由于 AD 的参考电压为 0~3.3V,所以调理电路必须把双极性的信号转换为 0~3.3V 以内的单极性信号。电路如图 5 所示。

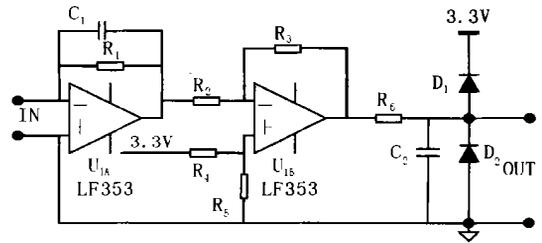


图 5 模数转换前向通道

Fig. 5 Forward channel of A/D converter

图 5 中的输入来自电流型电压/电流互感器输出的毫安级双极性电流信号,经过 U_{1A} 的检流电路转换为双极性电压信号,其中 R_1 为检流电阻, C_1 用于相位补偿和滤除噪声。电流型互感器因为励磁电流的存在使输出会产生一定的相位超前误差, C_1 可以使检流输出滞后输入一定的角度,因此选取合适的 C_1 值可以补偿互感器造成的相位超前误差。由 R_1 和 C_1 组成的检流网络的传递函数为:

$$H(s) = \frac{U(s)}{I(s)} = -\frac{1}{1/R_1 + sC_1} \quad (1)$$

补偿角度为:

$$= \arctan(R_1 C_1) \quad (2)$$

图 5 中 U_{1B} 构成减法电路,将双极性的输入信号向上平移成单极性信号,假定输入为 U_{in} ,输出为 U_{out} ,3.3V 参考电压表示成 U_{ref} ,传递函数为:

$$U_{out} = \frac{R_5}{R_4 + R_5} \cdot \frac{R_2 + R_3}{R_2} U_{ref} - \frac{R_2}{R_3} U_{in} \quad (3)$$

R_6 和 C_2 组成低通滤波网络, D_1 、 D_2 采用具有 0.3V 导通压降的锗管构成钳位电路,可把信号钳位在 -0.3~3.6V 之间,以保护 DSP 免遭破坏。

3.2 开关量输入通道设计

开关量输入通道的设计如图 6 所示。开关信号为图 6 中 K_1 的状态,信号经过抗干扰处理、光电隔离,采用集电极开路输出。 R_1 、 C_1 为低通滤波网络,同时 R_1 起到限流的作用。 Z_1 为 18V 稳压管,将开通门槛电压设置在 18V,可以抑制低于 18V 的干扰信号。 D_1 用来将负的干扰信号短路掉,保护光耦输入侧免遭反向击穿。 R_5 作为光耦阳极输入端的下拉电阻,在 K_1 断开状态下,将光耦的阳极拉低,保证开路状态下信号稳定。这些抗干扰和电路保护措施对于电力开关操作频繁的现场环境下设备的可靠运行具有十分重要的意义。

3.3 继电器输出驱动设计

在电力监测设备中,继电器常用来驱动一些开

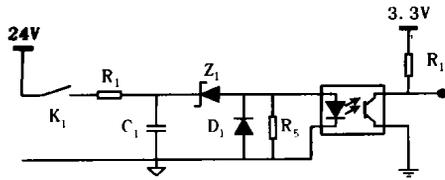


图6 开关量输入通道

Fig. 6 Switch input channel

关设备,而继电器的驱动多采用达林顿(Darlington)方式,控制信号一般为数字I/O,为了保护数字电路,多采用光电隔离措施,一般的做法是数字信号经过光电隔离后,通过集成的达林顿驱动器(比如ULN2003A)来驱动继电器的线圈。为达到同样效果,本文采用光耦输出侧的晶体管和一个NPN三极管构成达林顿驱动电路,完成隔离和驱动的双重功能,电路简洁,成本更低,电路如图7所示。

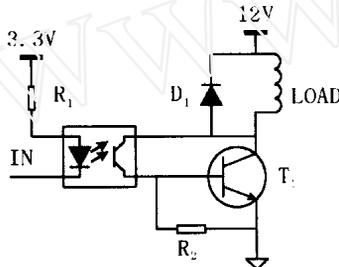


图7 隔离达林顿驱动电路

Fig. 7 Isolated Darlington drive circuit

电路中 R_1 为 1 k , R_2 为 2 k , D_1 为反向续流二极管, T_1 为 9013, LOAD 为继电器线圈或其它负载,经过实际验证,这个电路能可靠驱动 $12\text{ V}, 0.36\text{ W}$ 的电磁继电器。

系统中液晶显示、键盘、通信接口等的设计均采用常规设计方法,限于篇幅,本文不再赘述。

4 结论

系统经过实际的调试和运行,硬件电路功能正常,证明了该设计的合理性和可用性。由于本文将

嵌入式系统技术和双 CPU 系统技术有机地融合在一起,本文的设计具有实时性好、体积小、成本低的特点,弥补了目前电能质量监测设备的一些不足。同时也希望本文的设计能为其它电力系统监测和控制领域的研发人员提供有价值的参考。

参考文献:

- [1] McGranaghan M. Trends in power quality monitoring[J]. IEEE Power Engineering Review, 2001, 21(10):3-9.
- [2] McEachern A. Roles of intelligent systems in power quality monitoring: past, present, and future[A]. Power Engineering Society Summer Meeting, 2001[C]. Vancouver, BC, Canada: 2001, vol. 2:1103-1105.
- [3] Daponte P., Di Penta M., Mercurio G. Transientmeter: a distributed measurement system for power quality monitoring[A]. Harmonics and Quality of Power, 2000. Proceedings. Ninth International Conference on[C]. Orlando, FL, USA: 2000, vol. 3:1017-1022.
- [4] Ananth I., Morcos M. M. A power quality monitoring system: a case study in DSP-based solutions for electric power industry[J]. IEEE Power Engineering Review, 1999, 19(7):47-50.
- [5] 宋俊寿, 颜凤琴. 新型多功能三相电能质量监测管理系统[J]. 电力系统自动化, 1996, 20(4):12-15.
- [6] 陈德桂. 智能电器与电力质量监控[J]. 低压电器, 2001, (4):3-5.
- [7] 陈隆道, 许昌, 周箭. 智能仪器的双 CPU 技术[J]. 电测与仪表, 1998, 35(1):41-44.

收稿日期: 2002-07-01; 修回日期: 2002-12-19

作者简介:

段成刚(1977-),男,硕士生,研究方向为电能质量监测、逆变电源控制;

宋政湘(1970-),男,副教授,研究方向为智能电器等;

陈德桂(1933-),男,教授,博士生导师,中国电工技术学会理事、低压电器专委会主任、IEEE高级委员,研究方向为中低压电器、电器智能CAD设计等。

Design of embedded power quality monitor

DUAN Cheng-gang, SONG Zheng-xiang, CHEN De-gui, WANG Jian-hua

(Xi'an Jiaotong University, Xi'an 710049, China)

Abstract: This paper presents a scheme of Embedded Real-time System based on double CPU for power quality monitoring with the concerns of real-time and complex algorithms application. In this paper, the design of hardware system is described in details, and the software design idea based on double CPU is also introduced. By debugging and practical running, the design is proved to be right and practicable. Comparing with the former designs, this design has better real-time performance, smaller volume and lower cost.

Key words: power quality monitoring; real-time system; double CPU system